

This Page Is Inserted by IFW Operations
and is not a part of the Official Record

BEST AVAILABLE IMAGES

Defective images within this document are accurate representations of the original documents submitted by the applicant.

Defects in the images may include (but are not limited to):

- BLACK BORDERS
- TEXT CUT OFF AT TOP, BOTTOM OR SIDES
- FADED TEXT
- ILLEGIBLE TEXT
- SKEWED/SLANTED IMAGES
- COLORED PHOTOS
- BLACK OR VERY BLACK AND WHITE DARK PHOTOS
- GRAY SCALE DOCUMENTS

IMAGES ARE BEST AVAILABLE COPY.

**As rescanning documents *will not* correct images,
please do not report the images to the
Image Problem Mailbox.**



PTO/SB/21 (08-03)

Approved for use through 08/30/2003. OMB 0651-0031

U.S. Patent and Trademark Office; U.S. DEPARTMENT OF COMMERCE

Under the Paperwork Reduction Act of 1995, no persons are required to respond to a collection of information unless it displays a valid OMB control number.

**TRANSMITTAL
FORM**

(to be used for all correspondence after initial filing)

TRANSMITTAL FORM (to be used for all correspondence after initial filing)	Application Number	10/708,274	
	Filing Date	02/20/2004	
	First Named Inventor	Chih-Ming Tsai	
	Art Unit		
	Examiner Name		
Total Number of Pages in This Submission	3	Attorney Docket Number	IEIP0006USA

ENCLOSURES (Check all that apply)

<input checked="" type="checkbox"/> Fee Transmittal Form <input type="checkbox"/> Fee Attached <input type="checkbox"/> Amendment/Reply <input type="checkbox"/> After Final <input type="checkbox"/> Affidavits/declaration(s) <input type="checkbox"/> Extension of Time Request <input type="checkbox"/> Express Abandonment Request <input type="checkbox"/> Information Disclosure Statement <input checked="" type="checkbox"/> Certified Copy of Priority Document(s) <input type="checkbox"/> Response to Missing Parts/Incomplete Application <input type="checkbox"/> Response to Missing Parts under 37 CFR 1.52 or 1.53	<input type="checkbox"/> Drawing(s) <input type="checkbox"/> Licensing-related Papers <input type="checkbox"/> Petition <input type="checkbox"/> Petition to Convert to a Provisional Application <input type="checkbox"/> Power of Attorney, Revocation Change of Correspondence Address <input type="checkbox"/> Terminal Disclaimer <input type="checkbox"/> Request for Refund <input type="checkbox"/> CD, Number of CD(s) _____	<input type="checkbox"/> After Allowance communication to Technology Center (TC) <input type="checkbox"/> Appeal Communication to Board of Appeals and Interferences <input type="checkbox"/> Appeal Communication to TC (Appeal Notice, Brief, Reply Brief) <input type="checkbox"/> Proprietary Information <input type="checkbox"/> Status Letter <input type="checkbox"/> Other Enclosure(s) (please identify below):
Remarks Response to the office action has been sent to the examiner by fax on 12/04/2003		

SIGNATURE OF APPLICANT, ATTORNEY, OR AGENT

Firm or Individual name	Winston Hsu, Reg. No.: 41,526
Signature	<i>Winston Hsu</i>
Date	3/18/2004

CERTIFICATE OF TRANSMISSION/MAILING

I hereby certify that this correspondence is being facsimile transmitted to the USPTO or deposited with the United States Postal Service with sufficient postage as first class mail in an envelope addressed to: Commissioner for Patents, P.O. Box 1450, Alexandria, VA 22313-1450 on the date shown below.			
Typed or printed name			
Signature		Date	

This collection of information is required by 37 CFR 1.5. The information is required to obtain or retain a benefit by the public which is to file (and by the USPTO to process) an application. Confidentiality is governed by 35 U.S.C. 122 and 37 CFR 1.14. This collection is estimated to 12 minutes to complete, including gathering, preparing, and submitting the completed application form to the USPTO. Time will vary depending upon the individual case. Any comments on the amount of time you require to complete this form and/or suggestions for reducing this burden, should be sent to the Chief Information Officer, U.S. Patent and Trademark Office, U.S. Department of Commerce, P.O. Box 1450, Alexandria, VA 22313-1450. DO NOT SEND FEES OR COMPLETED FORMS TO THIS ADDRESS. SEND TO: Commissioner for Patents, P.O. Box 1450, Alexandria, VA 22313-1450.

If you need assistance in completing the form, call 1-800-PTO-9199 and select option 2.



Under the Paperwork Reduction Act of 1995, no persons are required to respond to a collection of information unless it displays a valid OMB control number.

PTO/SB/17 (10-03)
Approved for use through 07/31/2006. OMB 0651-0032
U.S. Patent and Trademark Office; U.S. DEPARTMENT OF COMMERCE

FEE TRANSMITTAL for FY 2004

Effective 10/01/2003. Patent fees are subject to annual revision.

☐ Applicant claims small entity status. See 37 CFR 1.27

TOTAL AMOUNT OF PAYMENT (\$) 0.00

Complete if Known

Application Number	10/708,274
Filing Date	02/20/2004
First Named Inventor	Chih-Ming Tsai
Examiner Name	
Art Unit	
Attorney Docket No.	IEIP0006USA

METHOD OF PAYMENT (check all that apply)

☐ Check ☐ Credit card ☐ Money Order ☐ Other ☐ None

☒ Deposit Account:

Deposit Account Number: 50-0801
Deposit Account Name: North America International Patent Office

The Director is authorized to: (check all that apply)

☒ Charge fee(s) indicated below ☐ Credit any overpayments

☒ Charge any additional fee(s) or any underpayment of fee(s)

☐ Charge fee(s) indicated below, except for the filing fee to the above-identified deposit account.

FEE CALCULATION

1. BASIC FILING FEE

Large Entity Fee Code (\$)	Small Entity Fee Code (\$)	Fee Description	Fee Paid
1001 770	2001 385	Utility filing fee	
1002 340	2002 170	Design filing fee	
1003 530	2003 265	Plant filing fee	
1004 770	2004 385	Reissue filing fee	
1005 160	2005 80	Provisional filing fee	
SUBTOTAL (1)			(\$) 0.00

2. EXTRA CLAIM FEES FOR UTILITY AND REISSUE

Total Claims	Extra Claims	Fee from below	Fee Paid
Independent Claims	-20** =	X	
Multiple Dependent	-3** =	X	

Large Entity Fee Code (\$)	Small Entity Fee Code (\$)	Fee Description	
1202 18	2202 9	Claims in excess of 20	
1201 86	2201 43	Independent claims in excess of 3	
1203 290	2203 145	Multiple dependent claim, if not paid	
1204 86	2204 43	** Reissue independent claims over original patent	
1205 18	2205 9	** Reissue claims in excess of 20 and over original patent	
SUBTOTAL (2)			(\$) 0.00

**or number previously paid, if greater; For Reissues, see above

FEE CALCULATION (continued)

3. ADDITIONAL FEES

Large Entity Fee Code (\$)	Small Entity Fee Code (\$)	Fee Description	Fee Paid
1051 130	2051 65	Surcharge - late filing fee or oath	
1052 50	2052 25	Surcharge - late provisional filing fee or cover sheet	
1053 130	1053 130	Non-English specification	
1812 2,520	1812 2,520	For filing a request for <i>ex parte</i> reexamination	
1804 920*	1804 920*	Requesting publication of SIR prior to Examiner action	
1805 1,840*	1805 1,840*	Requesting publication of SIR after Examiner action	
1251 110	2251 55	Extension for reply within first month	
1252 420	2252 210	Extension for reply within second month	
1253 950	2253 475	Extension for reply within third month	
1254 1,480	2254 740	Extension for reply within fourth month	
1255 2,010	2255 1,005	Extension for reply within fifth month	
1401 330	2401 165	Notice of Appeal	
1402 330	2402 165	Filing a brief in support of an appeal	
1403 290	2403 145	Request for oral hearing	
1451 1,510	1451 1,510	Petition to institute a public use proceeding	
1452 110	2452 55	Petition to revive - unavoidable	
1453 1,330	2453 665	Petition to revive - unintentional	
1501 1,330	2501 665	Utility issue fee (or reissue)	
1502 480	2502 240	Design issue fee	
1503 640	2503 320	Plant issue fee	
1460 130	1460 130	Petitions to the Commissioner	
1807 50	1807 50	Processing fee under 37 CFR 1.17(q)	
1806 180	1806 180	Submission of Information Disclosure Stmt	
8021 40	8021 40	Recording each patent assignment per property (times number of properties)	
1809 770	2809 385	Filing a submission after final rejection (37 CFR 1.129(a))	
1810 770	2810 385	For each additional invention to be examined (37 CFR 1.129(b))	
1801 770	2801 385	Request for Continued Examination (RCE)	
1802 900	1802 900	Request for expedited examination of a design application	

Other fee (specify) _____

*Reduced by Basic Filing Fee Paid

SUBTOTAL (3) (\$) 0.00

SUBMITTED BY

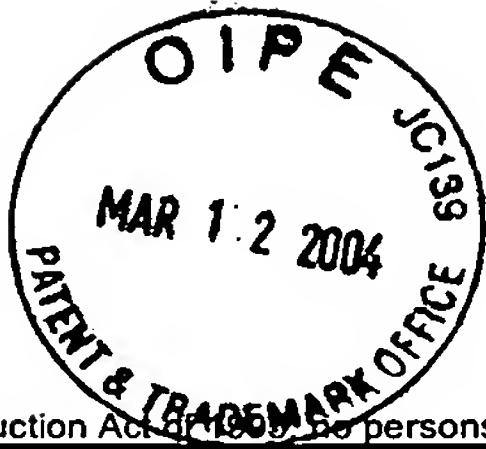
(Complete if applicable)

Name (Print/Type)	Winston Hsu	Registration No. (Attorney/Agent)	41,526	Telephone	886289237350
Signature		Date	3/14/2004		

WARNING: Information on this form may become public. Credit card information should not be included on this form. Provide credit card information and authorization on PTO-2038.

This collection of information is required by 37 CFR 1.17 and 1.27. The information is required to obtain or retain a benefit by the public which is to file (and by the USPTO to process) an application. Confidentiality is governed by 35 U.S.C. 122 and 37 CFR 1.14. This collection is estimated to take 12 minutes to complete, including gathering, preparing, and submitting the completed application form to the USPTO. Time will vary depending upon the individual case. Any comments on the amount of time you require to complete this form and/or suggestions for reducing this burden, should be sent to the Chief Information Officer, U.S. Patent and Trademark Office, U.S. Department of Commerce, P.O. Box 1450, Alexandria, VA 22313-1450. DO NOT SEND FEES OR COMPLETED FORMS TO THIS ADDRESS. SEND TO: Commissioner for Patents, P.O. Box 1450, Alexandria, VA 22313-1450.

If you need assistance in completing the form, call 1-800-PTO-9199 and select option 2.



PTO/SB/02B (11-00)

Approved for use through 10/31/2002. OMB 0651-0032

U.S. Patent and Trademark Office; U.S. DEPARTMENT OF COMMERCE

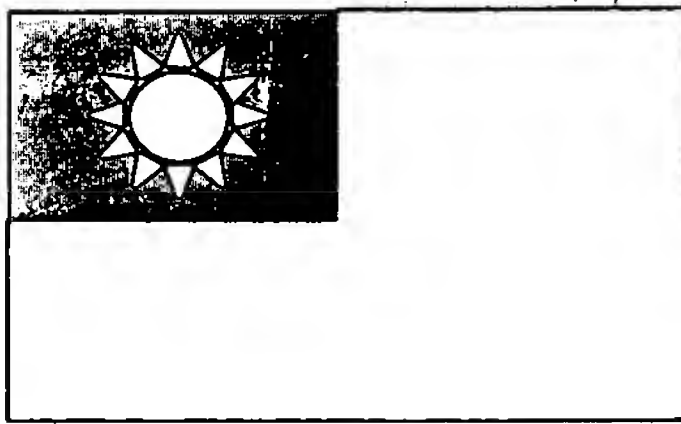
Under the Paperwork Reduction Act of 1995, no persons are required to respond to a collection of information unless it contains a valid OMB control number.

DECLARATION — Supplemental Priority Data Sheet

Additional foreign applications:

Prior Foreign Application Number(s)	Country	Foreign Filing Date (MM/DD/YYYY)	Priority Not Claimed	Certified Copy Attached?	
				YES	NO
092112749	Taiwan R.O.C	05/09/2003	<input type="checkbox"/>	<input checked="" type="checkbox"/>	<input type="checkbox"/>
			<input type="checkbox"/>	<input type="checkbox"/>	<input type="checkbox"/>
			<input type="checkbox"/>	<input type="checkbox"/>	<input type="checkbox"/>
			<input type="checkbox"/>	<input type="checkbox"/>	<input type="checkbox"/>
			<input type="checkbox"/>	<input type="checkbox"/>	<input type="checkbox"/>
			<input type="checkbox"/>	<input type="checkbox"/>	<input type="checkbox"/>
			<input type="checkbox"/>	<input type="checkbox"/>	<input type="checkbox"/>
			<input type="checkbox"/>	<input type="checkbox"/>	<input type="checkbox"/>
			<input type="checkbox"/>	<input type="checkbox"/>	<input type="checkbox"/>
			<input type="checkbox"/>	<input type="checkbox"/>	<input type="checkbox"/>
			<input type="checkbox"/>	<input type="checkbox"/>	<input type="checkbox"/>
			<input type="checkbox"/>	<input type="checkbox"/>	<input type="checkbox"/>
			<input type="checkbox"/>	<input type="checkbox"/>	<input type="checkbox"/>
			<input type="checkbox"/>	<input type="checkbox"/>	<input type="checkbox"/>
			<input type="checkbox"/>	<input type="checkbox"/>	<input type="checkbox"/>

Burden Hour Statement: This form is estimated to take 21 minutes to complete. Time will vary depending upon the needs of the individual case. Any comments on the amount of time you are required to complete this form should be sent to the Chief Information Officer, U.S. Patent and Trademark Office, Washington, DC 20231. DO NOT SEND FEES OR COMPLETED FORMS TO THIS ADDRESS. SEND TO: Assistant Commissioner for Patents, Washington, DC 20231.



中華民國經濟部智慧財產局

INTELLECTUAL PROPERTY OFFICE
MINISTRY OF ECONOMIC AFFAIRS
REPUBLIC OF CHINA

茲證明所附文件，係本局存檔中原申請案的副本，正確無訛，
其申請資料如下：

This is to certify that annexed is a true copy from the records of this
office of the application as originally filed which is identified hereunder:

申請日：西元 2003 年 05 月 09 日
Application Date

申請案號：092112749
Application No.

申請人：威達電股份有限公司
Applicant(s)

局長

Director General

蔡練生

發文日期：西元 2004 年 2 月 11 日
Issue Date

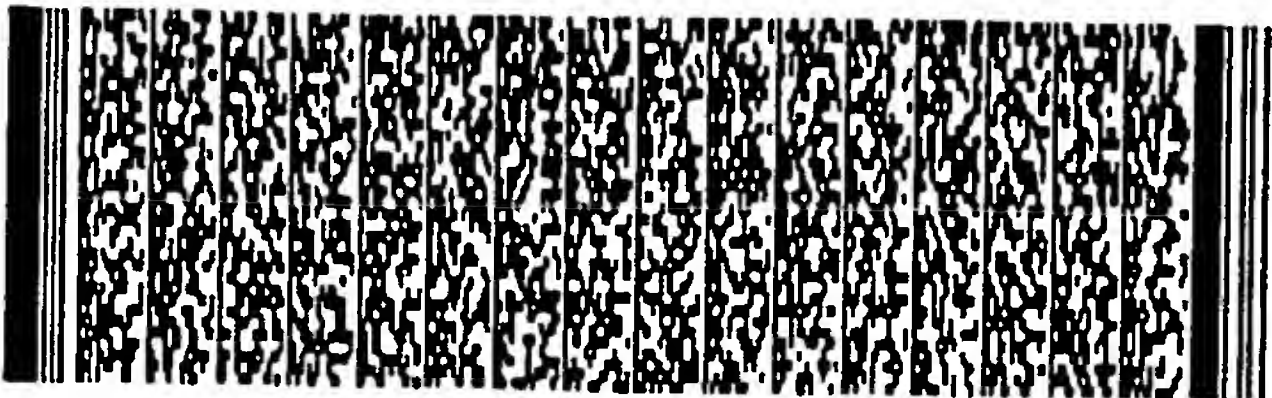
發文字號：09320125600
Serial No.

申請日期：	IPC分類
申請案號：	

(以上各欄由本局填註)

發明專利說明書

一、 發明名稱	中 文	系統匯流排控制裝置及方法
	英 文	SYSTEM BUS CONTROLLER AND THE METHOD THEREOF
二、 發明人 (共1人)	姓 名 (中文)	1. 蔡志銘
	姓 名 (英文)	1. Tsai, Chih-Ming
	國 籍 (中英文)	1. 中華民國 TW
	住居所 (中 文)	1. 台北縣五股鄉成泰路一段二三五之六號九樓
	住居所 (英 文)	1. 9F, No. 235-6, Sec. 1, Cheng-Tai Rd., Wu-Ku Hsiang, Taipei Hsien, Taiwan, R.O.C.
三、 申請人 (共1人)	名稱或 姓 名 (中文)	1. 威達電股份有限公司
	名稱或 姓 名 (英文)	1. ICP Electronics Inc.
	國 籍 (中英文)	1. 中華民國 TW
	住居所 (營業所) (中 文)	1. 台北縣汐止市中興路二十二號二、三樓，二、三樓之一、二、三 (本地址與前向貴局申請者相同)
	住居所 (營業所) (英 文)	1. 2(3)F, 2(3)F - 1(2,3), No. 22, Chung-Hsing Rd., Shi-Chih City, Taipei Hsien, Taiwan, R.O.C.
	代表人 (中文)	1. 郭博達
	代表人 (英文)	1. Kuo, Po-Ta



四、中文發明摘要 (發明名稱：系統匯流排控制裝置及方法)

本發明係提供一種適用於一電腦系統中之系統匯流排控制裝置及相關方法，該電腦系統至少具有一匯流排及一電連接於該匯流排之主控器。依據本發明第一實施例之該系統匯流排控制裝置包含：一從控介面、一主佇列、一主控介面、一輸入佇列執行器及一佇列管理單元，藉此可先佇列儲存該主控器經由該匯流排所傳來之指令並隨即發出一確認訊號以釋放該匯流排通道後，才依序執行佇列儲存之指令，輸出以產生一對應的執行結果，再以主動/從動方式供該主控器取得。

五、(一)、本案代表圖為：第二圖

(二)、本案代表圖之元件代表符號簡單說明

30 電腦系統

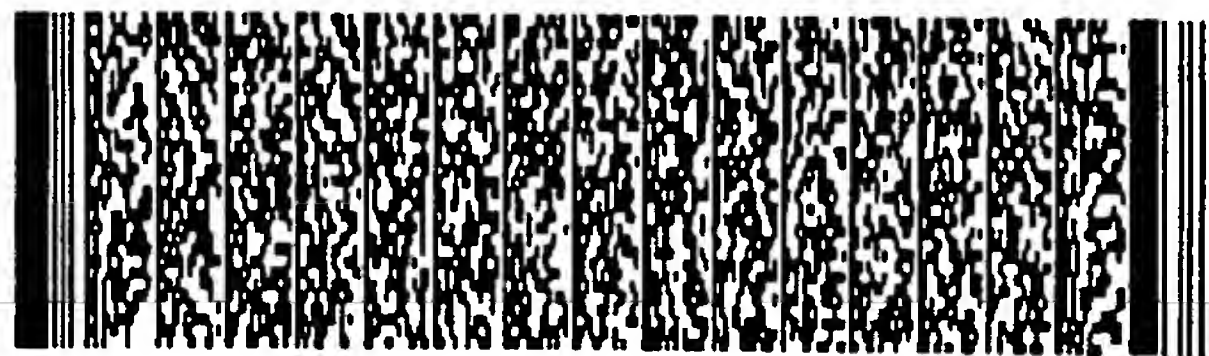
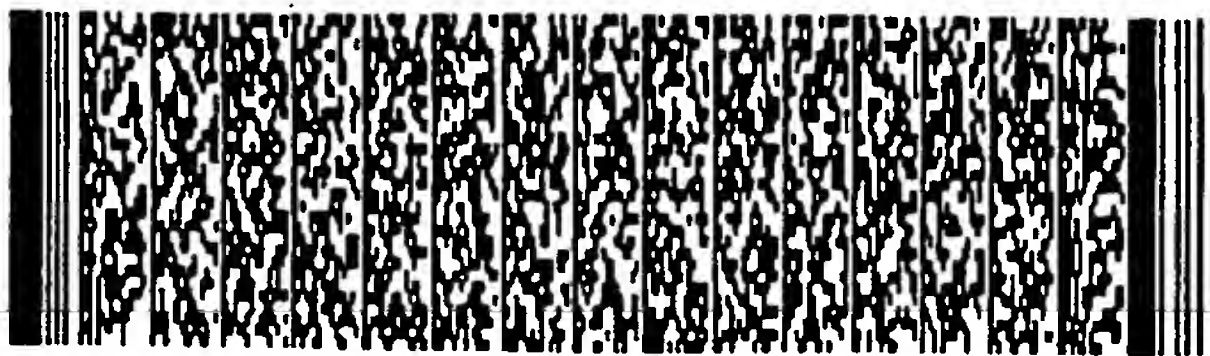
32 點對點匯流排

34 主控器

36 系統匯流排控制裝置

六、英文發明摘要 (發明名稱：SYSTEM BUS CONTROLLER AND THE METHOD THEREOF)

A system bus controller for a computer system and related method are provided. The computer system has at least a bus and a bus master electrically connected to the bus. According to the preferred embodiment of the present invention, the system bus controller has a bus slave interface, a queue, a bus master interface, a queue entry executor, and a queue management



四、中文發明摘要 (發明名稱：系統匯流排控制裝置及方法)

42	主佇列	44	輸入佇列執行器
46	主控介面	48	從控介面
50	佇列管理單元		

六、英文發明摘要 (發明名稱：SYSTEM BUS CONTROLLER AND THE METHOD THEREOF)

unit. In operation, the commands transmitted over the bus by the bus master are sequentially stored in the queue as a memory. An acknowledge signal to release the bus is generated by the queue management unit, accordingly. Then the commands stored in the queue are executed to generate corresponding results, which will be fetched by the bus master in an active or passive manner.



一、本案已向

國家(地區)申請專利

申請日期

案號

主張專利法第二十四條第一項優先權

無

二、☐主張專利法第二十五條之一第一項優先權：

申請案號：

無

日期：

三、主張本案係符合專利法第二十條第一項☐第一款但書或☐第二款但書規定之期間

日期：

四、☐有關微生物已寄存於國外：

寄存國家：

寄存機構：

寄存日期：

寄存號碼：

無

☐有關微生物已寄存於國內(本局所指定之寄存機構)：

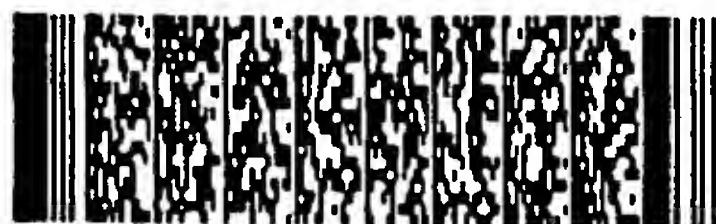
寄存機構：

寄存日期：

寄存號碼：

無

☐熟習該項技術者易於獲得，不須寄存。



五、發明說明 (1)

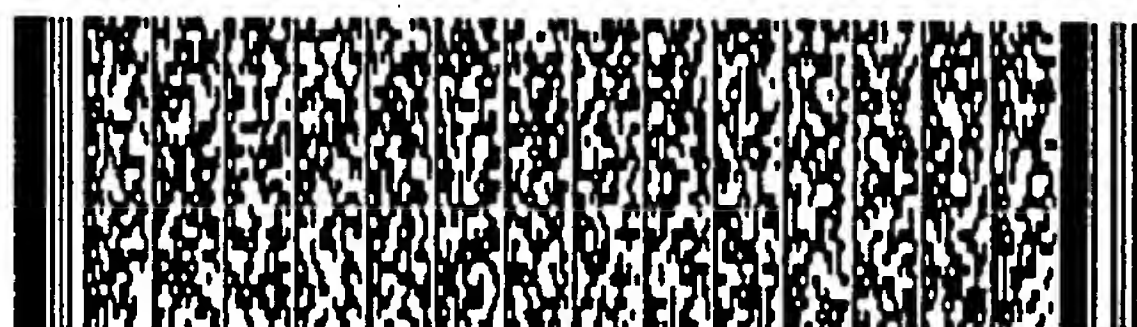
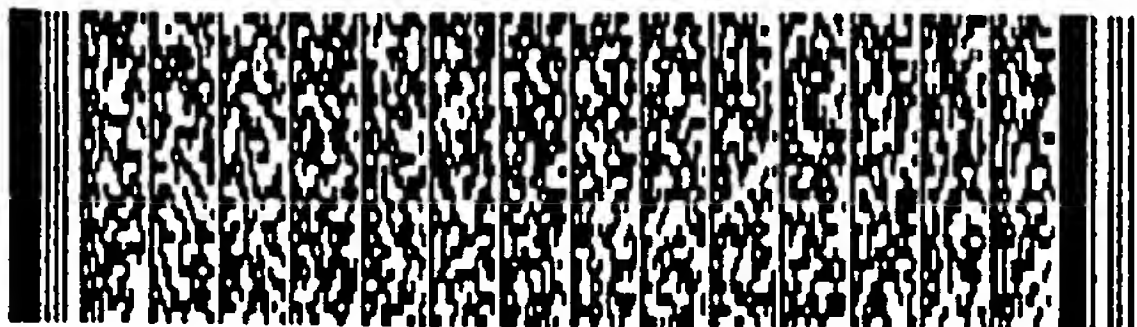
發明所屬之技術領域

本發明係相關於一種系統匯流排控制裝置及方法，尤指一種系統匯流排控制裝置及方法，能有效率的管理一電腦系統中之匯流排交易 (Bus Transaction)。

先前技術

眾所周知，匯流排 (Bus) 為一電腦系統中用來傳送指令及資料的通道，可提供該電腦系統中各裝置間的匯流排交易。一習知電腦系統 10 如圖一所示，電腦系統 10 包含：一匯流排 (bus) 12、一第一主控器 (bus master) 14、一第二主控器 16、一第一從控器 (bus slave) 18 及一第二從控器 20，其中第一、第二主控器 14、16 及第一、第二從控器 18、20 皆電連接於匯流排 12。前述第一、第二主控器 14、16 如為一中央處理單元 (CPU) 或一微控制器 (MCU)，能發送及接收指令並執行其所接收到之指令，而第一、第二從控器 18、20 等如為 I/O 裝置，僅能接收指令並執行其所接收到之指令。

習知電腦系統 10 之運作方式說明如下：第一主控器 14 (或第二主控器 16) 在取得匯流排 12 之許可 (grant) 以將指令經由匯流排 12 傳送至第一從控器 18 (或第二從控器 20) 後，第一主控器 14 會一直等待並佔用該匯流排 12，直



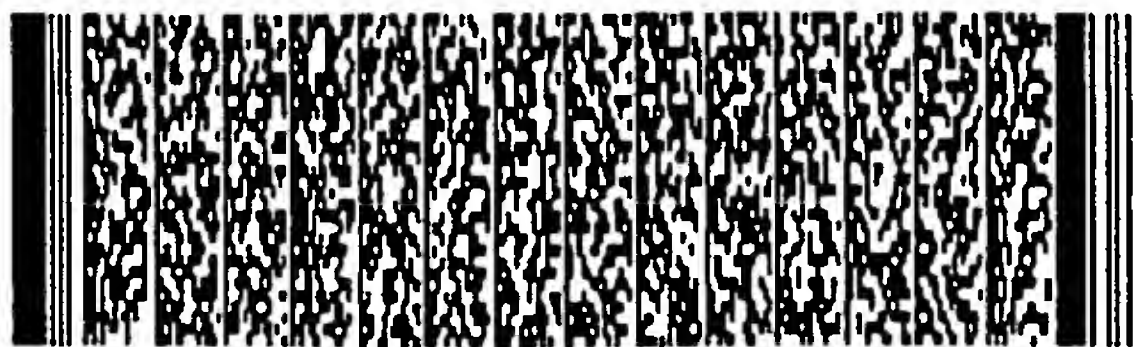
五、發明說明 (2)

到第一從控制器 18 執行完該指令后將一確認訊號 (acknowledge) ACK 及一回覆訊息 (Response) 經由匯流排 12 傳送至第一主控器 14 為止 (第一主控器 14 會因匯流排 12 之種類不同而異於佔用匯流排 12 之方式)。之後，該第一主控器 14 才會再回復成一準備模式 (stand-by mode) 以進行下一筆指令的處理。也就是說，在第一主控器 14 等待第一從控制器 18 發送之確認訊號及回覆訊息的期間，第一主控器 14 無法再將任何指令經由匯流排 12 傳送至第一從控制器 18，或電腦系統 10 內之第一、第二主控器 14、16 無法將任何指令經由匯流排 12 傳送至第一、第二從控制器 18、20。若第一從控制器 18 執行該指令的速度相當緩慢，整個電腦系統 10 的運作速率也會隨之降低，在對電腦系統運作速率之要求日益殷切的今日，這項缺點無疑地會阻礙電腦系統之發展。

發明內容

因此本發明之主要目的在於提供一種系統匯流排控制裝置及方法，可使一電腦系統內之匯流排運作速率不會受限主控器或從控制器之緩慢運作速率而拖累，以解決已知技術之缺點。

根據本發明之最佳實施例，本發明係揭露一種適用於一電腦系統中之系統匯流排控制方法，該電腦系統至



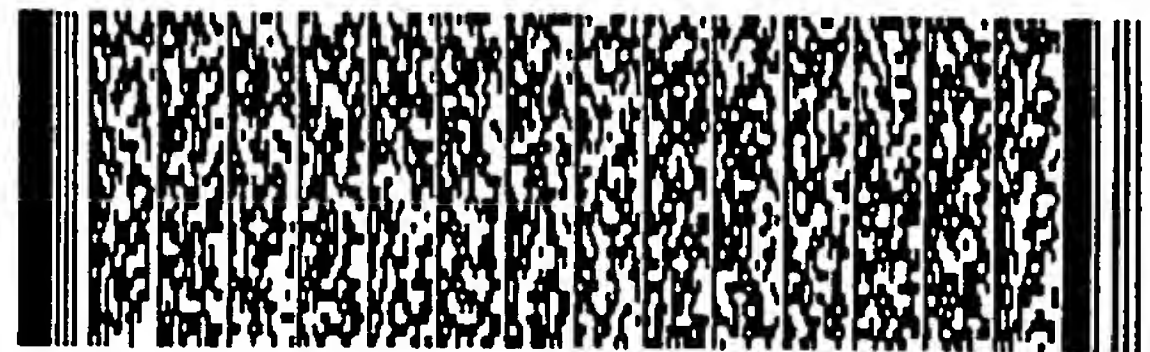
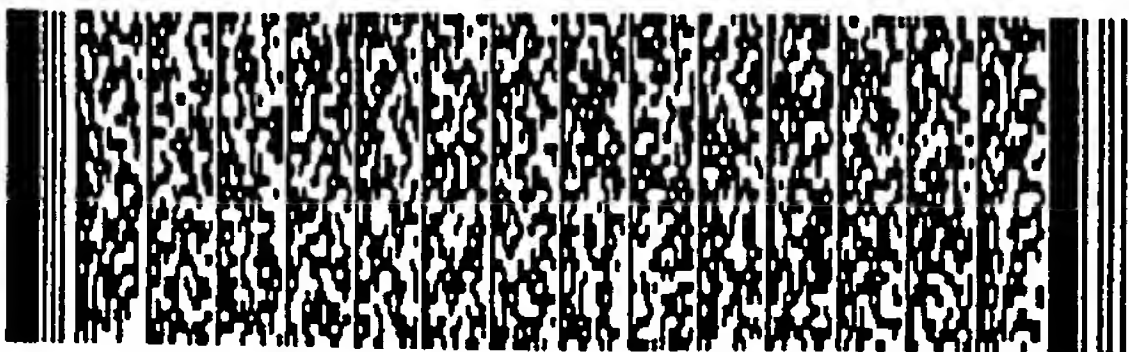
五、發明說明 (3)

少包含一匯流排及一電連接於該匯流排之主控器 (bus master)，該方法包含：(a)自該匯流排接收由主控器傳送之一指令；(b)將前述每一傳來之指令依序加以佇列儲存於一記憶體中；(c)依據前述每一佇列儲存之指令，經由該匯流排依序發出一相對應的確認訊號至該主控器；(d)使該主控器接收到該每一確認訊號時，相對發出一控制訊號來釋放該匯流排的通道，且該主控器恢復成一準備模式；(e)依據前述每一佇列儲存之指令，依序對應產生一執行結果；以及(f)使主控器依序取得步驟(e)中所產生之每一執行結果。

由於本發明之系統匯流排控制裝置可於接收到該主控器經由該匯流排所傳來之每一項輸入指令時，將每一指令依序儲存於該記憶體中，並立即發出可釋放匯流排之確認訊號予該主控器，使該主控器恢復成該準備模式，得以執行其他工作或運算；待該指令執行完成后，系統匯流排控制裝置再主動將該指令的執行結果另行送回該主控器或由該系統匯流排控制裝置通知該主控器進行攫取，藉此在執行指令時，處理速度之快慢就不致於影響到整個電腦系統之運作效率。

實施方式

請參考圖二，為本發明之較佳實施例中一電腦系統



五、發明說明 (4)

30之功能方塊圖。電腦系統30包含一用來傳送指令/資料之匯流排(Bus)32、一主控器(Bus Master)34及一系統匯流排控制裝置(System Bus Controller)36，其中該主控器34及系統匯流排控制裝置36皆電連接於匯流排32。

為使本發明之電腦系統30具備較佳之運作效能，前述匯流排32係一點對點匯流排(point-to-point interconnect bus)，換言之，電腦系統30中之匯流排32可同時提供複數條以上的指令/資料傳送通道來許可複數組的主控器彼此間傳送指令/資料。匯流排32可為一種ISA(industry standard architecture)、EISA(extended industry standard architecture)、或PCI(peripheral component interconnect)等匯流排架構。而對應於上述之匯流排32之主控器34可為一中央處理器(CPU)，而系統匯流排控制裝置36係設置於一I/O週邊設備(I/O Device)內，可使該I/O週邊設備收到主控器34傳來的指令時立即主動回覆，而無需持續佔用主控器34及匯流排32之資源以等待該指令已處理完畢的訊息(待后詳述)。

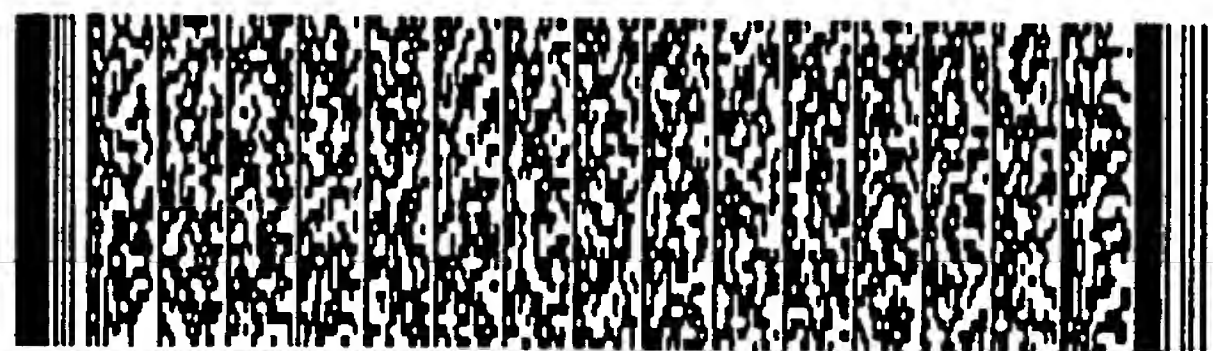
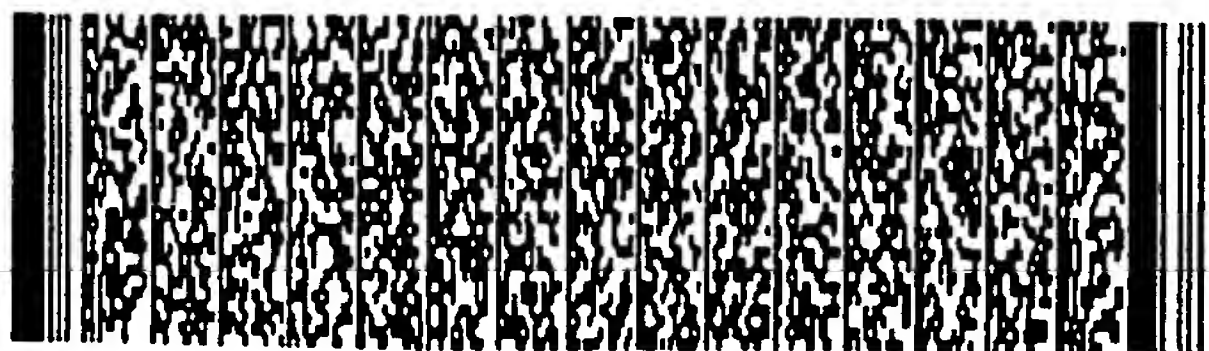
點對點匯流排32具有至少一工作分配電路或稱仲裁器(Arbiter，未顯示)AR用於分配指令/資料傳送通道給第一主控器34，其運作方式說明如下：當主控器34欲將輸入指令/資料傳送至系統匯流排控制裝置36時，主控器

五、發明說明 (5)

34必需先傳送一對應於主控器 34之請求訊號 (request) REQ#至匯流排 32內之工作分配電路 AR，工作分配電路 AR 在判定由主控器 34所傳來的請求訊號 REQ#之優先等級 (priority)後，會發出一許可訊號 (grant)GNT#，以允許主控器 34與系統匯流排控制裝置 36交易 (Transaction)，以將該指令 / 資料傳送通道分配給該主控器 34，之後該主控器 34就可將指令 / 資料經由該指令 / 資料傳送通道傳送至該系統匯流排控制裝置 36。

圖二中所顯示之電腦系統 30中，該系統匯流排控制裝置 36包含：一用來儲存前述主控器 34依序傳送來的複數組輸入指令 (Entries)之主佇列 (Queue)42、一用來執行前述輸入指令之輸入佇列執行器 (Queue Entry Executor)44、一電連接於匯流排 32之主控介面 (Bus Master Interface)46用來將輸入佇列執行器 44執行該指令後所產生之執行結果傳送至匯流排 32、一電連接於匯流排 32之從控介面 (Bus Slave Interface)48用來接收經由匯流排 32所傳送來之輸入指令、以及一佇列管理單元 (Queue Management Unit)50用來管理主佇列 42之運作。

藉由前述主 / 從控介面 46及 48的設計，可使該系統匯流排控制裝置 36如同同時兼具有主控器 (Bus Master)及從控器 (Bus Slave)兩種角色，因此使本發明之系統匯流排控制裝置 36不但能接收其他主控器經由匯流排 32傳來

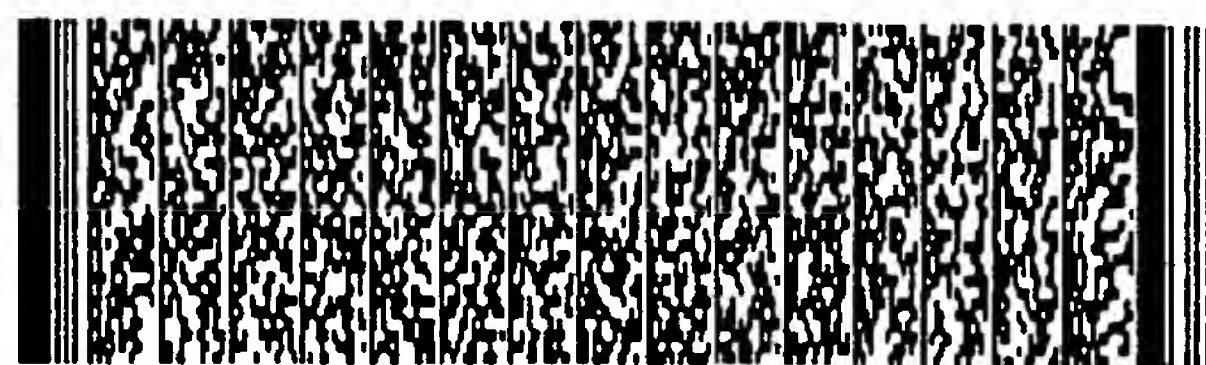
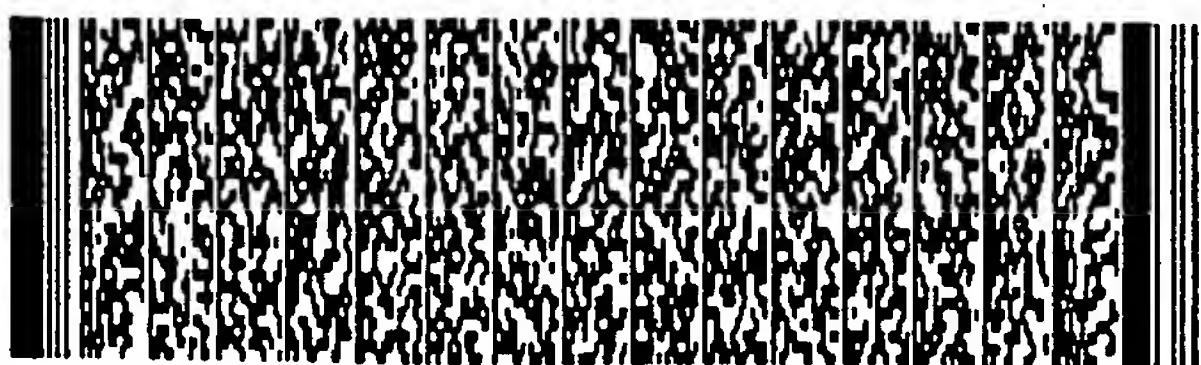


五、發明說明 (6)

的輸入指令/資料，亦能將執行該輸入指令/資料後所產生之執行結果主動傳送予該主控器 34。前述主控器 34經由匯流排 32傳來的每一筆輸入指令/資料，可包括如下之參數：來源位址 (Source Address)、目標位址 (Target Address)、存取型態 (Access Type)、腳位 (Count Number)及額外的資訊等。

每當前述從控介面 48接收到匯流排 32送來的輸入指令/資料時，佇列管理單元 50會將每一筆輸入指令/資料之參數 (Parameters)依先後順序放入該主佇列 42內佇列存放，並能依據此輸入指令的接收，立即自動對應產生一確認訊號 ACK回傳予該主控器 34，使該主控器 34得以立即恢復成該準備模式，而無需如習知技術，必須持續佔用匯流排 32通道及主控器 34資源一直到此輸入指令被執行完畢為止。前述主佇列 42可為一設置在動態隨機存取記憶體 (SDRAM)中的一暫存區 (BUFFER)，而佇列管理單元 50包括一韌體程式，係存放在一電子抹除可程式化唯讀記憶體 (EEPROM)中，及/或一記憶體控制介面 (Memory Controller Interface)。

該輸入佇列執行器 44，可為一韌體程式或一微控制器 (MCU)或一直接記憶體存取單元 (DMA)，其經由佇列管理單元 50取得存放在主佇列 42內之每一輸入指令的參數加以執行該指令。且待執行完成後，該輸入佇列執行器



五、發明說明 (7)

44會經由該佇列管理單元 50至該主控介面 46開始一匯流排交易 (Bus Transaction)，以回覆予該主控器 34。

請參閱圖三，係顯示圖二之電腦系統 30進行一系統匯流排控制方法 300之流程圖 (其中該主控器 34已得到匯流排 32之工作分配電路的允許，可以對系統匯流排控制裝置 36發送資料)，方法 300包含下列步驟：

步驟 302：開始；

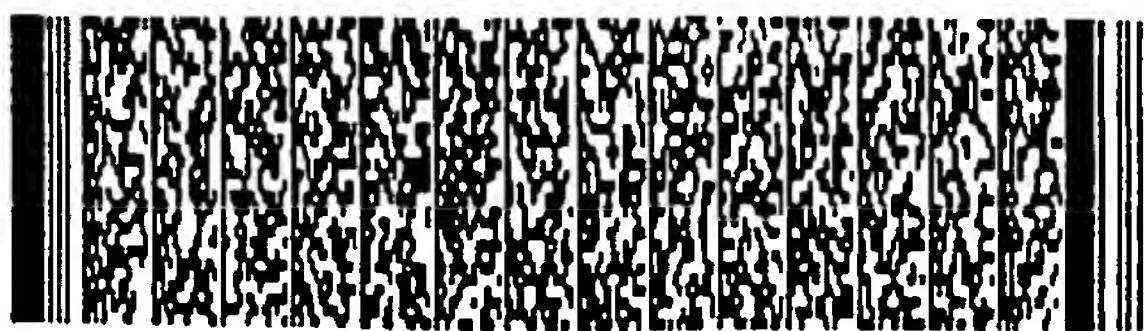
(其中主控器 34將指令 / 資料經由匯流排 32傳送至該系統匯流排控制裝置 36)

步驟 304：該系統匯流排控制裝置 36以其從控介面 48經由匯流排 32接收自主控器 34發出之輸入指令 / 資料；

(主控器 34所發出的每一輸入指令皆包含來源位址、目標位址、存取類型及補充資訊等欄位，舉例來說，某一輸入指令之來源位址欄位中係儲存相關於主控器 34之 IP，而指令之目標位址欄位中係儲存相關於系統匯流排控制裝置 36之 IP)

步驟 306：系統匯流排控制裝置 36之佇列管理單元 50判定主佇列 42內是否尚有用以儲存輸入指令之多餘空間，若是，進行步驟 308，若否，進行

步驟 304；(若佇列管理單元 50判定主佇列 42已沒有用以



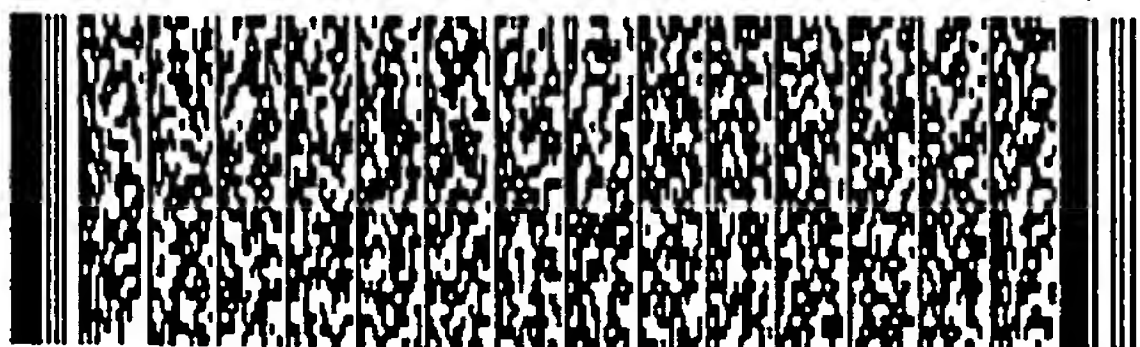
五、發明說明 (8)

儲存輸入指令之多餘空間時，佇列管理單元 50 會一直 "等待" 主佇列 42 產生可用以儲存輸入指令的空間後 (關於主佇列 42 如何產生用以儲存輸入指令的空間容後再述)，才將指令經由從控介面 48 依序儲存至主佇列 42 內。為了避免上述會影響電腦系統 30 的運作速率之 "等待" 情形發生，該系統匯流排控制裝置 36 內之主佇列 42 之儲存指令的空間可依系統匯流排控制裝置 36 之使用狀況而作適度的調整，也就是說，若系統匯流排控制裝置 36 經常發生其所接收到指令的速率超過其內之輸入佇列執行器 44 所能處理指令的速率之情況時，系統匯流排控制裝置 36 內就需配置具有較多儲存指令空間之佇列)

步驟 308: 系統匯流排控制裝置 36 之佇列管理單元 50 將指令從該從控介面 48 儲存 (push) 至主佇列 42，並隨即發出一確認訊號 ACK 以釋放該指令 / 資料傳送通道，並使主控器 34 回到該準備模式；

(在將指令儲存至主佇列 42 後，佇列管理單元 50 更新主佇列 42 之相關指標 (pointer)，由於此更新指標的動作為習知技術，所以於此不再贅述)

步驟 310: 系統匯流排控制裝置 36 之輸入佇列執行器 44



五、發明說明 (9)

依序將儲存於主佇列 42 內之指令彈出 (pop out)，例如一指令被彈出，並依據儲存於該指令各欄位中之資料執行指令，以產生對應於指令之執行結果；(在指令從主佇列 42 被彈出後，佇列管理單元 50 更新 (update) 主佇列 42 之相關指標)

步驟 312：系統匯流排控制裝置 36 之佇列管理單元 50 將輸入佇列執行器 44 執行指令所產生之執行結果傳送至主控介面 48 以傳送至主控器 34，並將該執行結果依據儲存於主佇列 42 之其他指令各欄位中 (例如來源位址及目標位址等)；

步驟 314：系統匯流排控制裝置 36 之佇列管理單元 50 判定主佇列 42 內是否儲存有尚未被輸入佇列執行器 44 執行過之指令，若是，進行步驟 310，若否，進行步驟 316；

步驟 316：結束。

另請參考圖四，圖四為本發明之第二實施例中一電腦系統 60 之功能方塊圖。電腦系統 60 包含：匯流排 32、主控器 34 及一系統匯流排控制裝置 38。依據本發明第二實施例之系統匯流排控制裝置 38 與第一實施例同樣具有一主佇列 62、一佇列管理單元 70 及一輸入佇列執行器 64。惟，不同之處在於：第一實施例之系統匯流排控制裝置 36 兼具主控及從控兩種介面，而本第二實施例之



五、發明說明 (10)

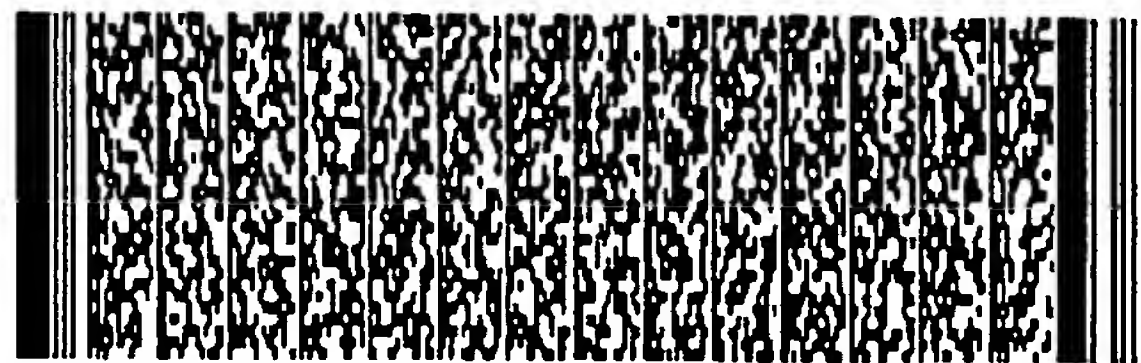
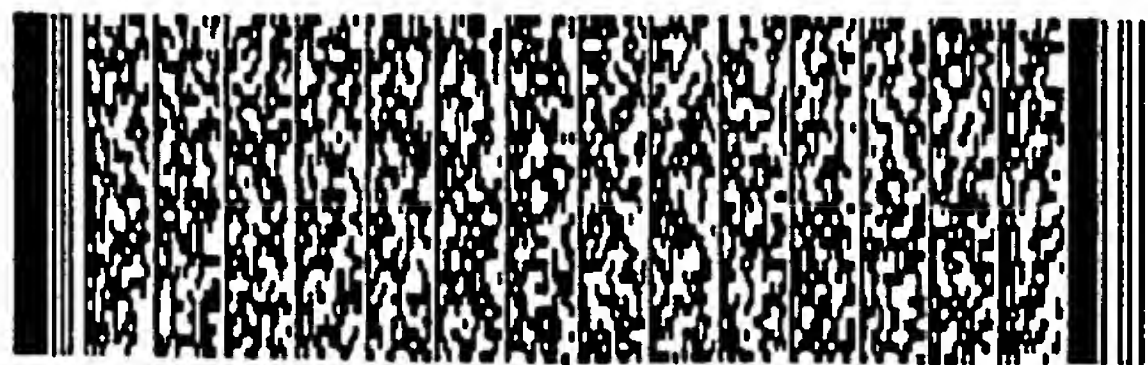
系統匯流排控制裝置 38 僅具一從控介面 66，故僅能接收其他主控器 (Bus Master) 傳來的輸入指令及資料並執行其所接收到之指令，而無主動回覆執行結果的功能，故需額外藉由一探詢模組 (Polling Unit) 68 的協助 (待後詳述) 來達成。

前述系統匯流排控制裝置 38 之查詢模組 68，可為電腦初始化時載入 RAM 內的一偵測軟體或一存放於 ROM 內的韌體程式，例如當主控器 34 為一電腦的中央處理器單元 (CPU) 時，查詢模組 68 可為該電腦之初始化軟體 / 韌體程式中的一部份，一旦該電腦開機 (booting)，即可載入查詢模組 68 之程式，定時查詢 (Polling) 主佇列 62 中一存放執行結果之特定位址內是否具有一旗標值 (flag)，以判斷輸入佇列執行器 64 是否已產生對應於一指令之執行結果。

請參閱圖五，為依據本發明第二實施例之一系統匯流排控制方法 600 之流程圖，包含下列步驟：

步驟 602：開始；(此時，主控器 34 已可將一輸入指令 / 資料經由匯流排 32 傳送系統匯流排控制裝置 38)

步驟 604：系統匯流排控制裝置 38 以從控介面 66 接收由主控器 34 發出之輸入指令 / 資料；

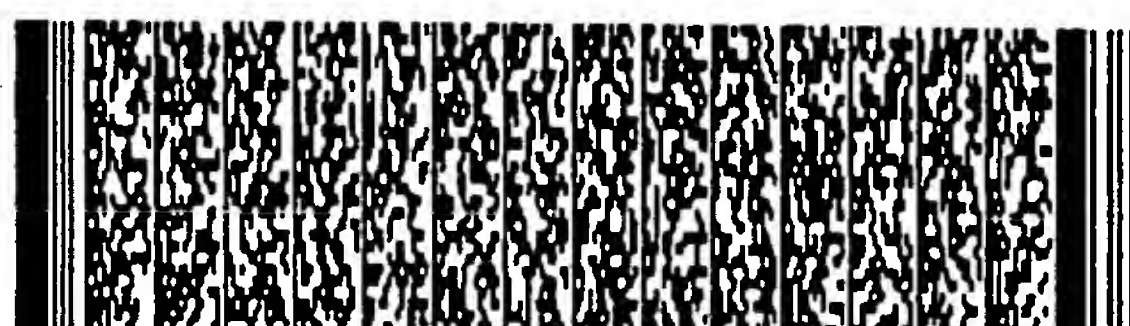


五、發明說明 (11)

步驟 606：系統匯流排控制裝置 38 之佇列管理單元 70 判定主佇列 62 內是否尚有用以儲存指令之多餘空間，若主佇列 62 未滿，進行步驟 608，若已滿，進行步驟 604；（若佇列管理單元 70 判定主佇列 62 已無儲存指令之多餘空間時，佇列管理單元 70 會一直 "等待" 主佇列 62 產生可用之空間後，才將指令經由從控介面 66 依序儲存至主佇列 62 內。為了避免上述會影響電腦系統 60 的運作速率之 "等待" 情形發生，系統匯流排控制裝置 38 內之主佇列 62 之儲存指令的空間可依系統匯流排控制裝置 38 之使用狀況而作適度的調整）

步驟 608：系統匯流排控制裝置 38 之佇列管理單元 70 自從控介面 66 接收到一輸入指令並將其儲存至主佇列 62 內，並隨即發出一確認訊號 ACK 以釋放指令 / 資料傳送通道，使主控器 34 恢復成準備模式；（在將此輸入指令儲存至主佇列 62 後，佇列管理單元 70 即更新主佇列 62 之相關指標）

步驟 610：系統匯流排控制裝置 38 之輸入佇列執行器 64 依序將儲存於主佇列 62 內之輸入指令彈出，以產生一對應於該指令之執行結果；（在指令從主佇列 62 被彈出後，佇列管理單元 70 更新主佇列 62 之相關指標）



五、發明說明 (12)

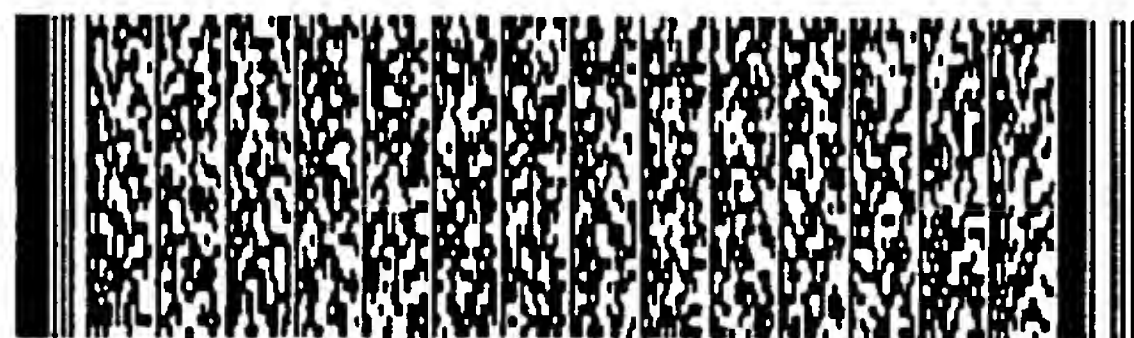
步驟 612: 系統匯流排控制裝置 38 之佇列管理單元 70 於輸入佇列執行器 64 產生對應於指令之執行結果時，在主佇列 62 內一特定位址上設定一旗標值，以表示該輸入佇列執行器 64 已產生一執行結果之狀態 (status); (由於系統匯流排控制裝置 38 為一從控裝置，所以無法將該輸入佇列執行器 44 之執行結果主動地傳送至匯流排 32 予主控器 34，反而是必需被動地等待電腦系統 60 中之主控裝置 - 主控器 34 以定時探詢 (Polling) 的方式攫取對應於其輸入指令之執行結果)

步驟 614: 探詢模組 68 經由主控器 34 定期探詢到該系統匯流排控制裝置 38 之主佇列 62 內存在一旗標值時，即通知主控器 34 經由匯流排 32 攫取該執行結果;

步驟 616: 系統匯流排控制裝置 38 之該佇列管理單元 70 判定主佇列 62 內是否儲存有尚未被輸入佇列執行器 64 執行過之指令，若是，進行步驟 610，若否，進行步驟 618;

步驟 618: 結束。

再請參考圖六，係本發明之第三實施例中一電腦系統 81 之功能方塊圖。該電腦系統 81 包含：匯流排 32、主控器 34、及一系統匯流排控制裝置 40。依據本發明第三



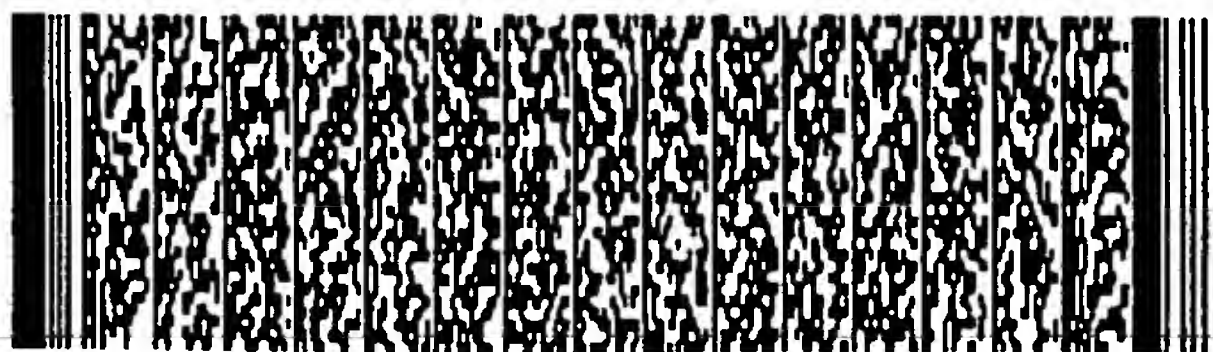
五、發明說明 (13)

實施例之系統匯流排控制裝置 40，係與第一及第二實施例同樣具有一主佇列 82、一佇列管理單元 90 及一輸入佇列執行器 84。惟，其中不同之處在於：第一實施例之系統匯流排控制裝置 36 兼具有主控及從控兩種介面，而本第三實施例之系統匯流排控制裝置 40 僅具一從控介面 86（此與第二實施例類似），故僅能接收由如主控器 34 之其他主控器 (Bus Master) 傳來的輸入指令 / 資料並執行該指令，而並無主動回覆執行結果的功能，故需藉由一中斷控制器 (Interrupt Controller) 83（待後詳述）來達成（不同於前述第二實施例使用一探詢模組來達成）。

當前述系統匯流排控制裝置 40 之輸入佇列執行器 84 產生一相對指令的執行結果後，經由佇列管理單元 90 將該執行結果放置於主佇列 82 之一特定位址上時，同時產生一註冊 (Register)，使一電性連接中斷控制器 83 之針腳 (PIN) 的電位改變，以觸發 (Trigger) 中斷控制器 83 發出一中斷訊息予主控器 34，使主控器 34 開始攫取該輸入佇列執行器 84 產生之執行結果。

請參閱圖七，依據本發明第三實施例之一系統匯流排控制方法 800 之流程圖，包含下列步驟：

步驟 802：開始；（此時，主控器 34 已可將輸入指令 / 資料經由匯流排 32 傳送該系統匯流排控制裝



五、發明說明 (14)

置 40)

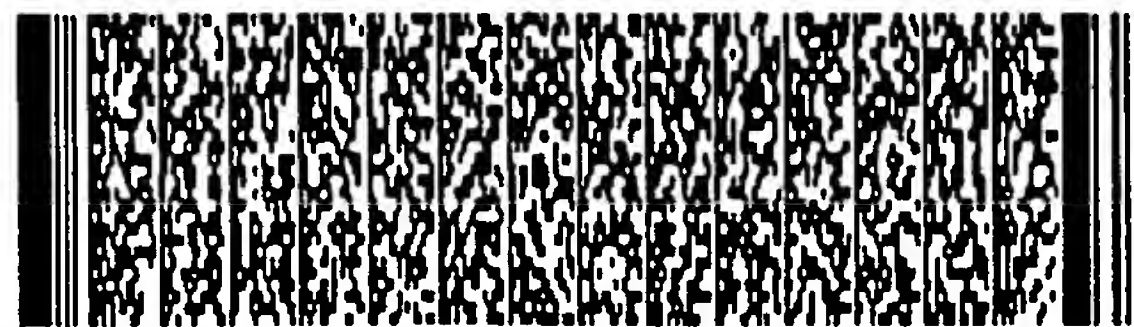
步驟 804: 系統匯流排控制裝置 40 以從控介面 86 接收由主控器 34 所發出之指令;

步驟 806: 該系統匯流排控制裝置 40 之佇列管理單元 90 判定該主佇列 82 內是否尚有用以儲存指令之多餘空間, 若是, 進行步驟 808, 若否, 進行

步驟 804; (若佇列管理單元 90 判定主佇列 82 已沒有多餘空間可儲存指令時, 佇列管理單元 90 會一直 "等待" 主佇列 82 產生可用以儲存指令的空間後, 才將指令經由從控介面 86 依序儲存至主佇列 82 內。為了避免上述會影響電腦系統 81 的運作速率之 "等待" 情形發生, 該系統匯流排控制裝置 40 內之主佇列 82 之儲存指令的空間可依該系統匯流排控制裝置 40 之使用狀況而作適度的調整)

步驟 808: 系統匯流排控制裝置 40 之佇列管理單元 90 自從控介面 86 接收傳來的輸入指令並將其儲存至主佇列 82 中, 並隨即發出確認訊號 ACK 以釋放指令/資料傳送通道, 並使該主控器 34 恢復到該準備模式; (在將指令儲存至主佇列 82 後, 該佇列管理單元 90 更新主佇列 82 之相關指標)

步驟 810: 該系統匯流排控制裝置 40 之輸入佇列執行器 84 依序將儲存於主佇列 82 內之指令彈出, 並



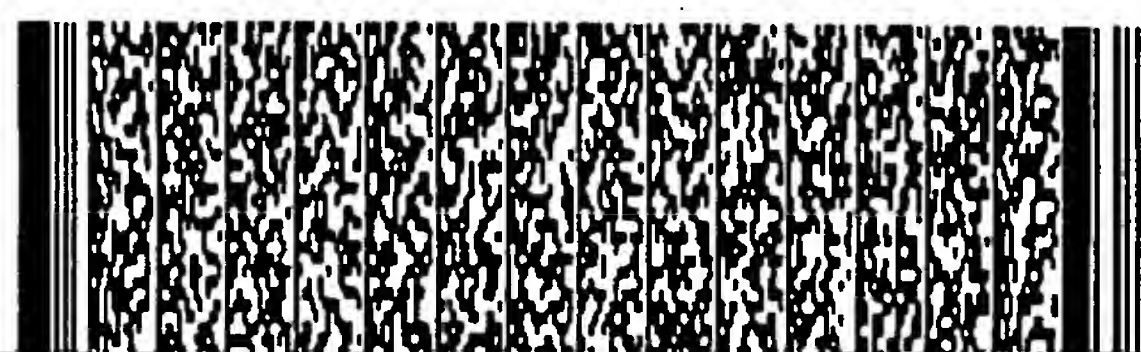
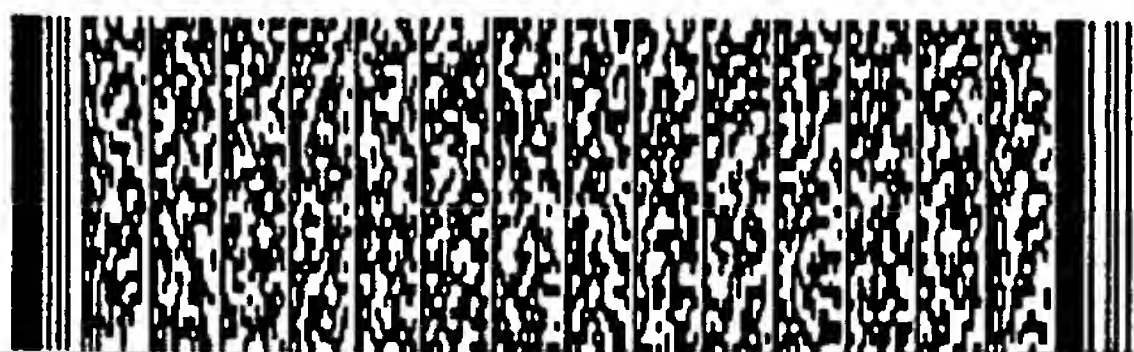
五、發明說明 (15)

依據儲存於指令各欄位中之資料執行指令，以產生一對應於指令之執行結果；（在每一指令從主佇列 82 被彈出並執行後，該佇列管理單元 90 更新主佇列 82 內之相關指標）

步驟 812：該系統匯流排控制裝置 40 之該佇列管理單元 90 於輸入佇列執行器 84 產生一對應於前述指令之執行結果，並將該執行結果放置於主佇列 82 之一特定位址上，並產生一註冊 (Register)，使一電性連接該中斷控制器 83 之針腳 (PIN) 的電位改變，以觸發 (Trigger) 該中斷控制器 83 以產生一中斷訊號予主控器 34；（由於本第三實施例之系統匯流排控制裝置 40 亦為一從控裝置（僅具有一從控介面 86），所以必須藉由中斷方式通知電腦系統 81 中之主控裝置 - 主控器 34 攫取對應於前述指令之執行結果）

步驟 814：主控器 34 接收到來自於中斷控制器 83 之中斷訊號時，主控器 34 就會經由匯流排 32 攫取該執行結果；（中斷控制器 83 依據該中斷訊號通知主控器 34 中斷其正在執行的工作轉而經由匯流排 32 攫取該輸入佇列執行器 84 執行指令後所產生之執行結果。）

步驟 816：系統匯流排控制裝置 40 之佇列管理單元 90 判定主佇列 82 內是否已空，即代表有無尚未被



五、發明說明 (16)

輸入佇列執行器 84 執行過之指令，若否，則重覆進行步驟 810，若是，進行步驟 818；

步驟 818：結束。

綜上所述，相較於第一圖之習知電腦系統 10 中各從控制器 18，20 在執行指令時仍然佔用匯流排 12 及各主控器 14，16 (如 CPU) 資源的缺點，依據本發明第一、二及三實施例之系統匯流排控制裝置 36、38、40 可在收到主控器 36 經由匯流排 32 所傳來之每一項輸入指令時，利用一佇列管理單元依序儲存每一指令於主佇列中，並立即發出可釋放匯流排 32 通道之一確認訊號 ACK 予主控器 34，使主控器 34 恢復成該準備模式，得以執行其他工作或運算，待該指令完成后，系統匯流排控制裝置 36 再主動將該指令的執行結果另行送回主控器 34 或由系統匯流排控制裝置 38 及 40 通知主控器 34 進行攫取，藉此在執行指令時，處理速度之快慢就不致於影響到整個電腦系統 30 (60、81) 之運作效率。

以上所述僅為本發明之較佳實施例，凡依本發明申請專利範圍所做之均等變化與修飾，皆應屬本發明專利涵蓋範圍。



圖式簡單說明

圖式之簡單說明

圖一為一習知電腦系統之示意圖。

圖二為本發明之較佳實施例中一電腦系統之功能方塊圖。

圖三為管理圖二所顯示之電腦系統的方法之流程圖。

圖四為本發明之較佳實施例中一電腦系統之功能方塊圖。

圖五為管理圖四所顯示之電腦系統的方法之流程圖。

圖六為本發明之較佳實施例中一電腦系統之功能方塊圖。

圖七為管理圖六所顯示之電腦系統的方法之流程圖。

圖式之符號說明

10、30、60、81	電腦系統
12 匯流排	14 第一主控器
16 第二主控器	18 第一從控器
20 第二從控器	32 點對點匯流排
42、62、82	主佇列
44、64、84	輸入佇列執行器



圖式簡單說明

46 主控介面

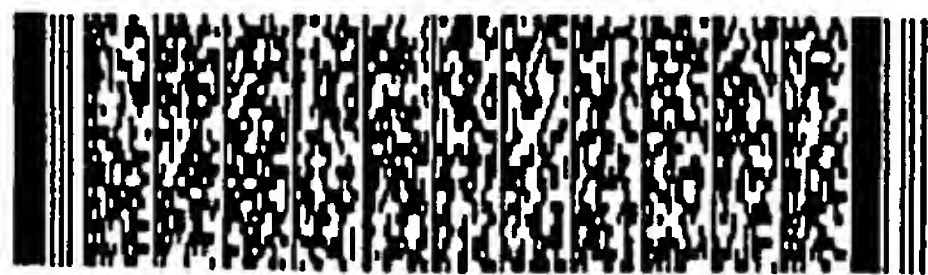
48、66、86 從控介面

50、70、90 佇列管理單元

68 探詢模組

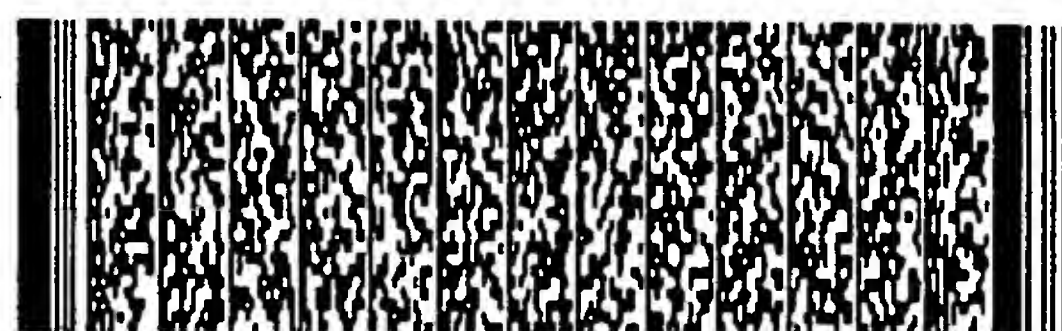
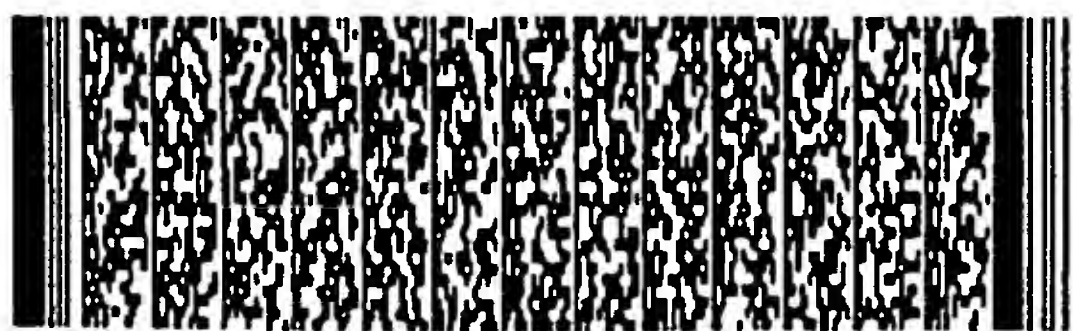
83 中斷控制器

36、38、40 系統匯流排控制裝置



六、申請專利範圍

1. 一種系統匯流排控制方法，適用於一電腦系統中，且該電腦系統至少包含一匯流排及一電連接於該匯流排之主控器 (bus master)，該方法包含：
 - (a)自該匯流排接收由主控器傳送之一指令；
 - (b)將前述每一傳來之指令依序加以佇列儲存於一記憶體中；
 - (c)依據前述每一佇列儲存之指令，經由該匯流排依序發出一相對應的確認訊號至該主控器；
 - (d)使該主控器接收到該每一確認訊號時，相對發出一控制訊號來釋放該匯流排的通道，且該主控器恢復成一準備模式；
 - (e)依據前述每一佇列儲存之指令，依序對應產生一執行結果；以及
 - (f)使主控器依序取得步驟 (e)中所產生之每一執行結果。
2. 如申請專利範圍第 1 項所述之方法，其中該電腦系統包括一系統匯流排控制裝置。
3. 如申請專利範圍第 2 項所述之方法，其中該系統匯流排控制裝置包含：
 - 一從控介面，電連接於該匯流排，用來執行步驟 (a) 中接收該主控器所傳來之指令；
 - 一主佇列，用來執行步驟 (b) 中佇列儲存；



六、申請專利範圍

一輸入佇列執行器，用來執行步驟(e)中該主佇列的每一佇列儲存之指令以產生一對應的執行結果；以及

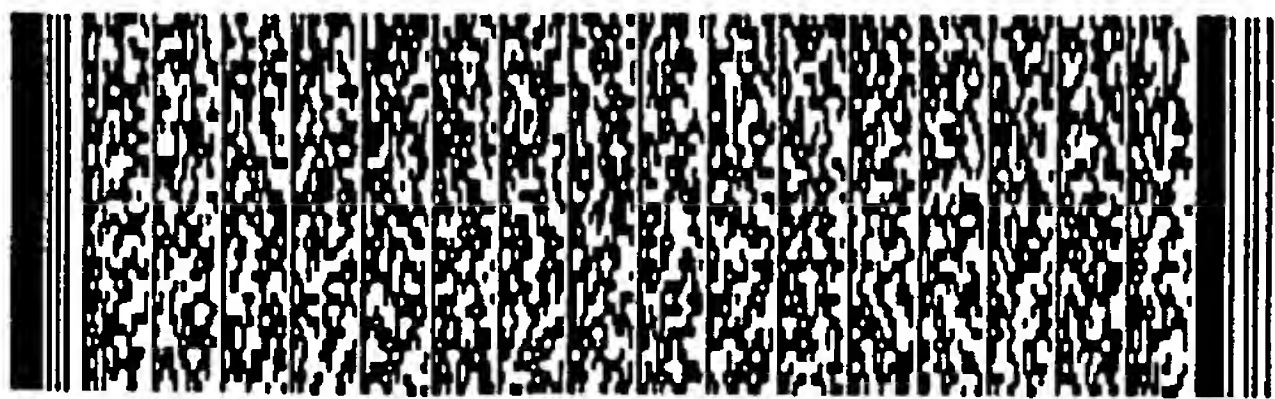
一佇列管理單元，用來管理該主佇列中之指令佇列並執行步驟(c)中確認訊號之發送。

4. 如申請專利範圍第3項所述之方法，其中該系統匯流排控制裝置進一步包含一主控介面，電連接於該匯流排，用來主動輸出步驟(e)之執行結果予該主控器。

5. 如申請專利範圍第3項所述之方法，其中前述每一對應指令之執行結果進一步佇列儲存於該主佇列之特定位址中。

6. 如申請專利範圍第5項所述之方法，其中該系統匯流排控制裝置進一步包含：
一探詢模組，定期探詢該主佇列中有無對應指令之執行結果，以通知該主控器攫取該執行結果。

7. 如申請專利範圍第5項所述之方法，其中該系統匯流排控制裝置進一步包含：
一中斷控制器，與該佇列管理單元電性連接，以致當該該佇列管理單元儲存一對應指令之執行結果於該主佇列時觸發該中斷控制器，以使該主控器攫取該從控介面所輸出之執行結果。



六、申請專利範圍

8. 如申請專利範圍第1項所述之方法，其中步驟(f)進一步包括：定期探詢有無產生一對應指令之執行結果，以通知該主控器攫取該執行結果。

9. 如申請專利範圍第1項所述之方法，其中步驟(f)進一步包括：在產生每一對應指令之執行結果后，觸發一中斷控制訊號至該主控器，使該主控器攫取該執行結果。

1. 一種系統匯流排控制裝置，適用於一電腦系統中，該電腦系統具有一匯流排及一電連接於該匯流排之主控器，該系統匯流排控制裝置包含：
一從控介面，電連接於該匯流排，用來接收該主控器經由該匯流排所傳來之指令；
一主佇列，用來儲存該從控介面所接收之指令；
一輸入佇列，用來執行該從控介面所接收之指令；
一輸出佇列，用來輸出該輸入佇列內之指令，以產生一對應的執行結果；
一主控介面，電連接於該匯流排，用來輸出該輸入佇列執行器所產生之執行結果；以及
一佇列管理單元，電連接於該主控介面、該從控介面、該輸入佇列執行器及該主佇列，用來管理該主佇列中每一指令的佇列，並依據收到的指令，對應發出一確
認訊號予主控器。

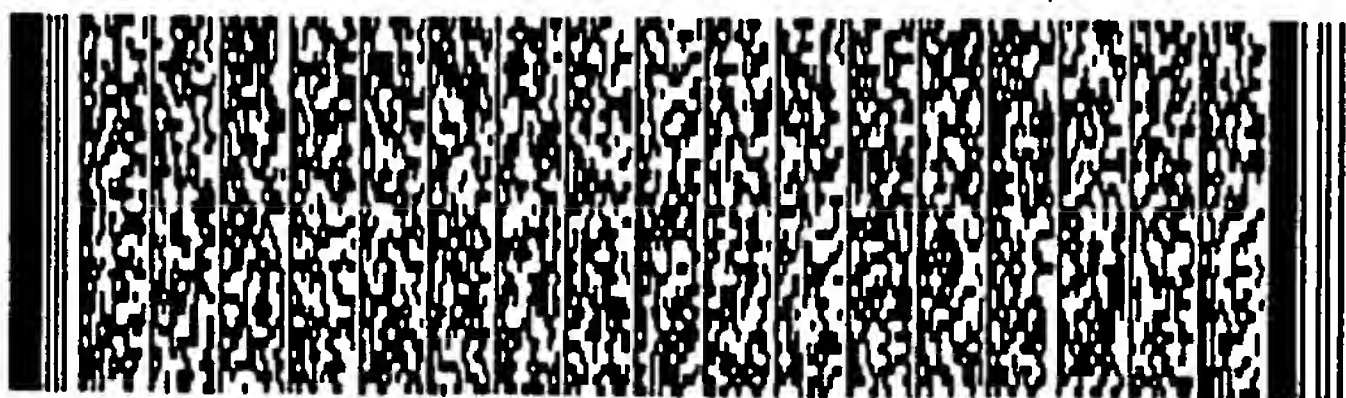
六、申請專利範圍

11. 如申請專利範圍第10項所述之系統匯流排控制裝置，其中該主佇列位於一動態隨機存取記憶體中。

12. 一種系統匯流排控制裝置，適用於一電腦系統中，該電腦系統具有一匯流排及一電連接於該匯流排之主控器，該系統匯流排控制裝置包含：
一從控介面，電連接於該匯流排，用來接收該主控器經由該匯流排所傳來之指令；
一主佇列，用來儲存該從控介面所接收之指令；
一輸入佇列執行器，用來執行儲存於該主佇列內之指令，以對應產生一執行結果；
一佇列管理單元，電性連接於該主控介面、該從控介面、該輸入佇列執行器及該主佇列，用來管理該主佇列中每一指令的佇列，並依據收到之指令，對應該發出指令予主控器，使其恢復成一準備模式；以及執行器已產生前述執行結果時，發出一訊號通知主控器開始攫取前述執行結果。

13. 如申請專利範圍第12項所述之系統匯流排控制裝置，其中該主佇列位於一動態隨機存取記憶體中。

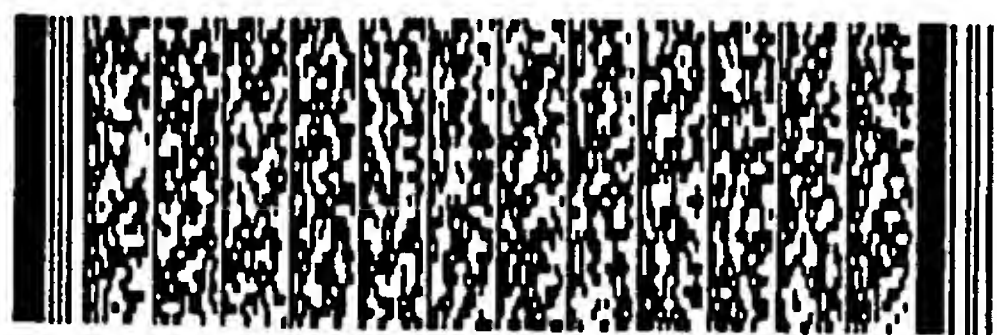
14. 如申請專利範圍第12項所述之系統匯流排控制裝置

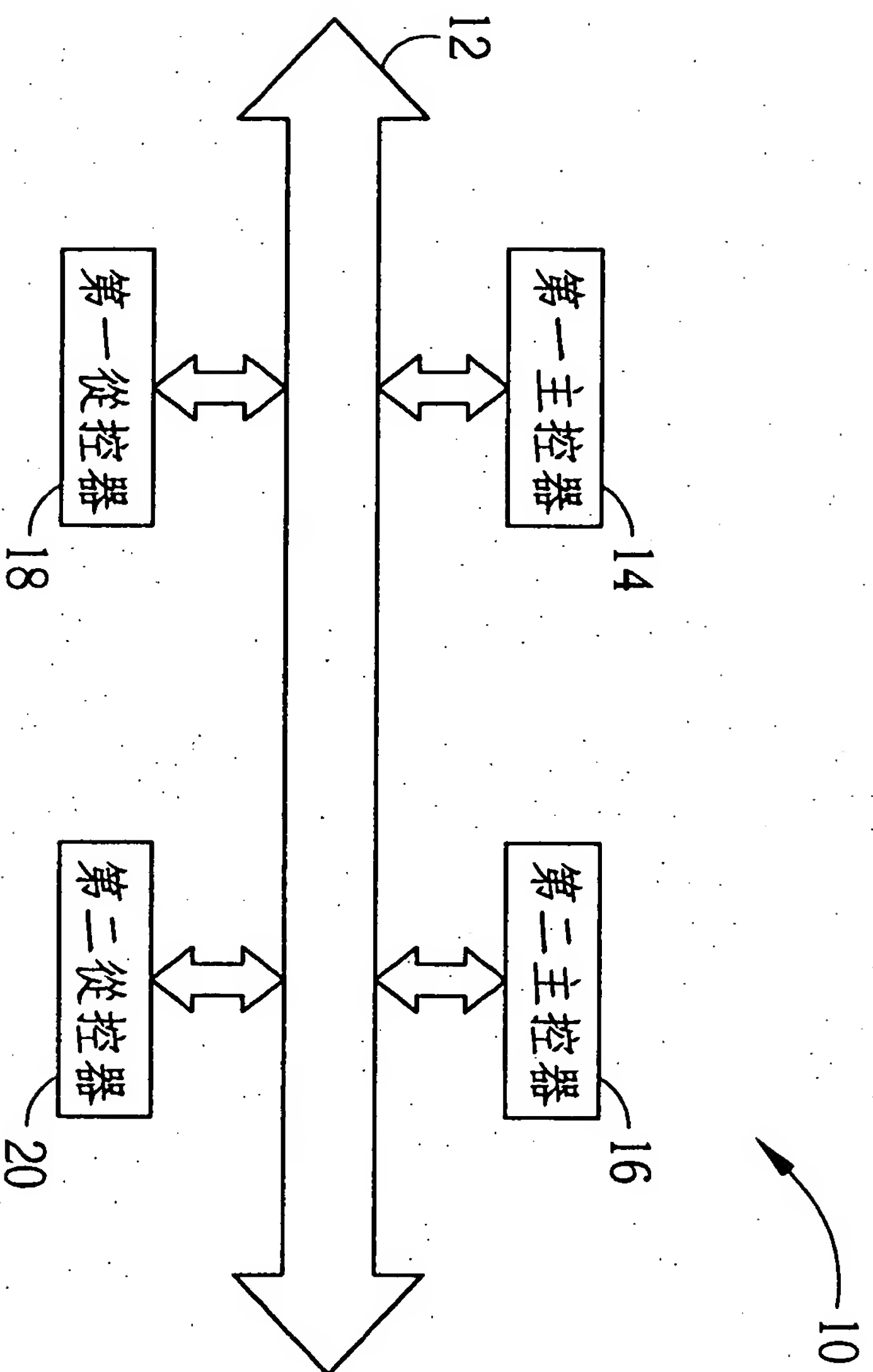


六、申請專利範圍

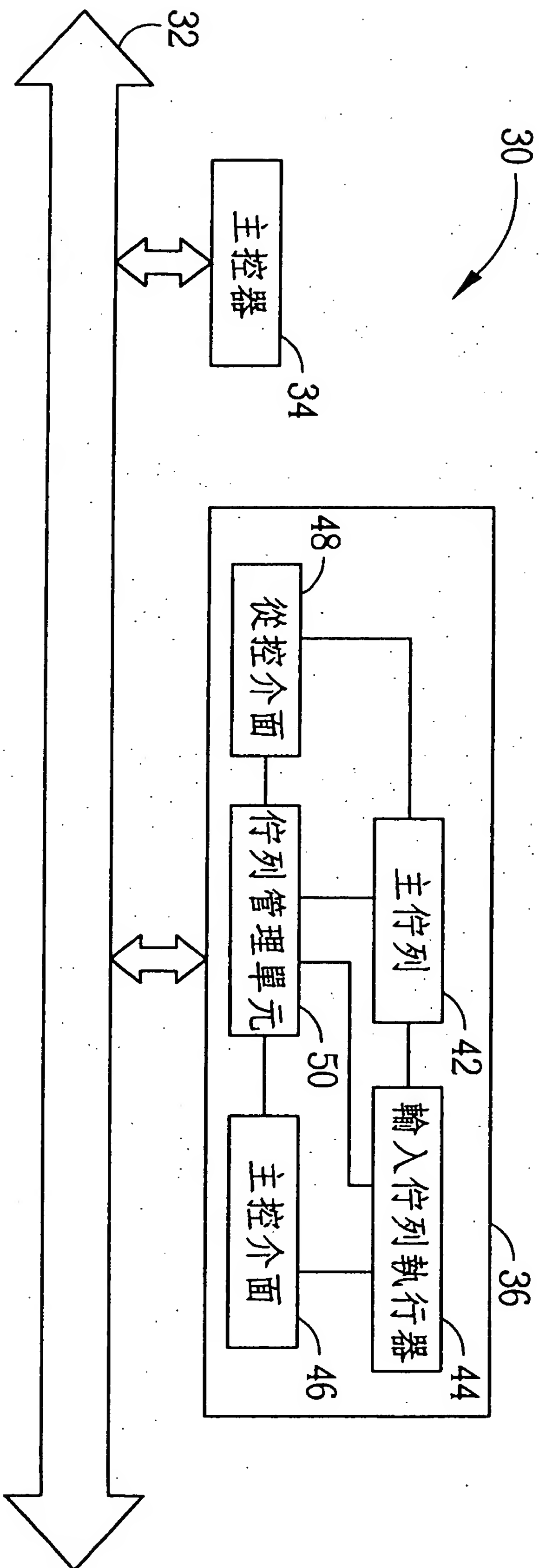
置，其中該通知主控器攫取執行結果之裝置為一探詢模組，係經由該佇列管理單元探詢有無對應之執行結果產生。

15. 如申請專利範圍第12項所述之系統匯流排控制裝置，其中該通知主控器攫取執行結果之裝置係為一中斷控制器，由佇列管理單元在執行結果產生之後觸發該中斷控制器以使該主控器攫取該執行結果。

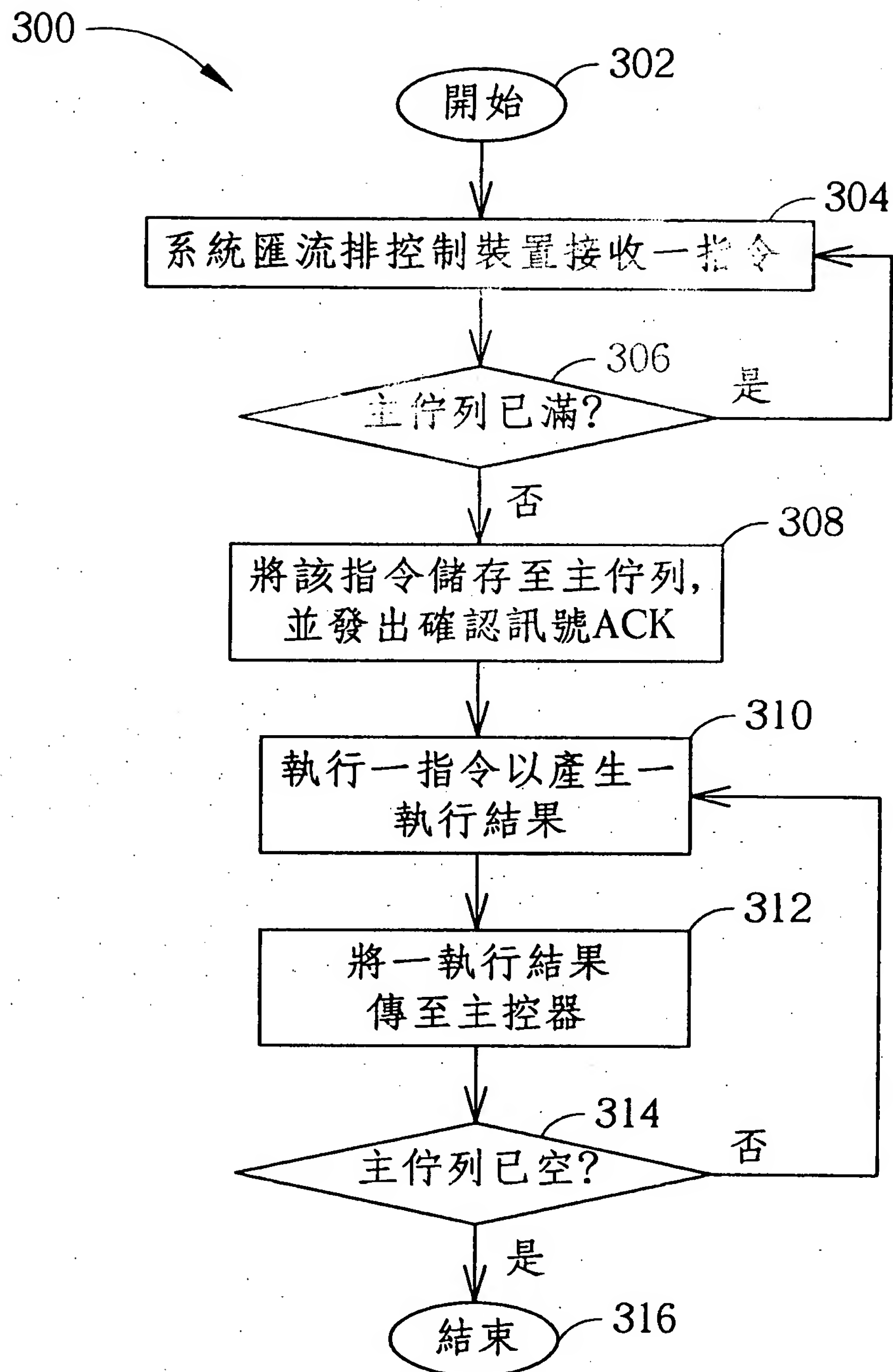




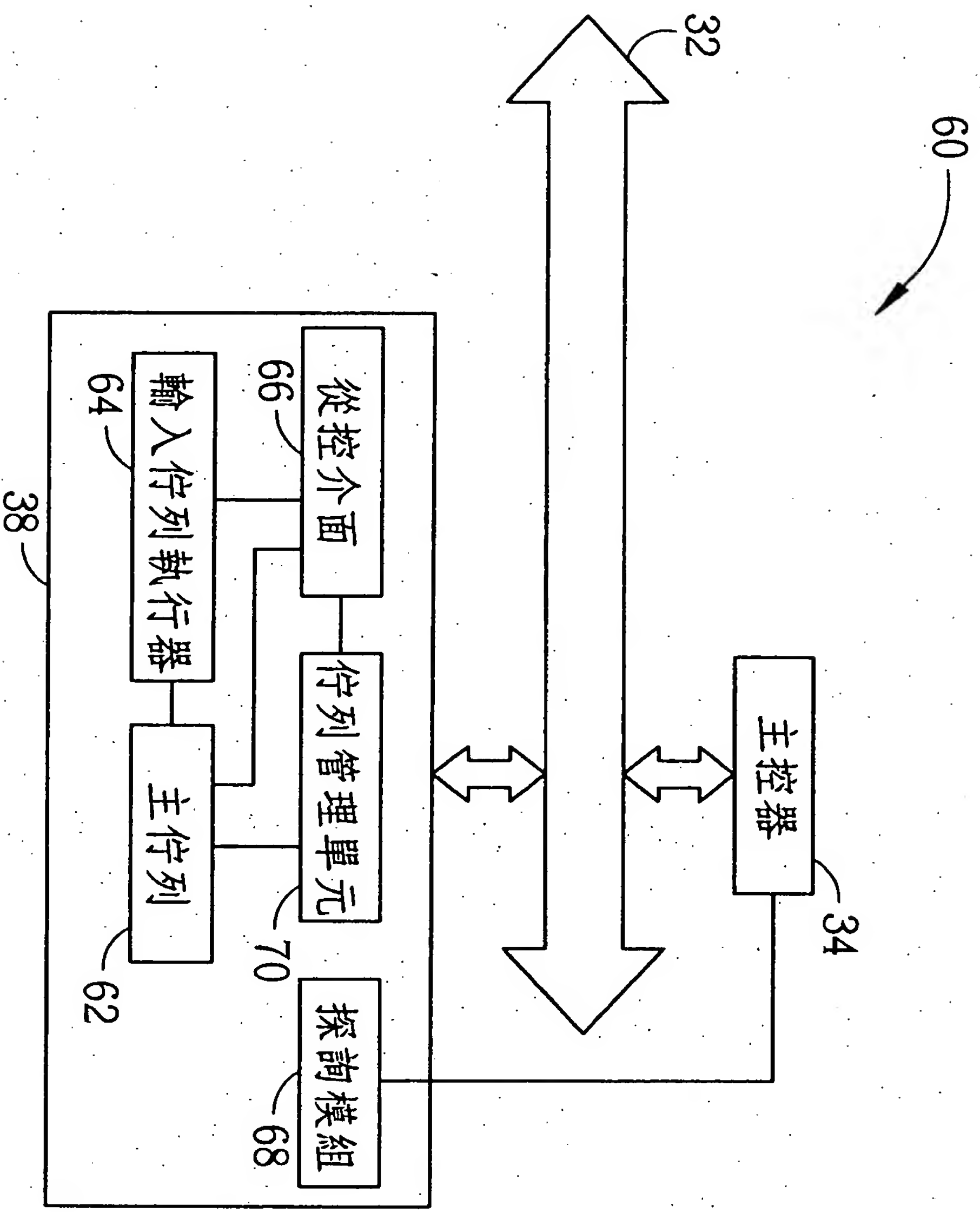
圖一



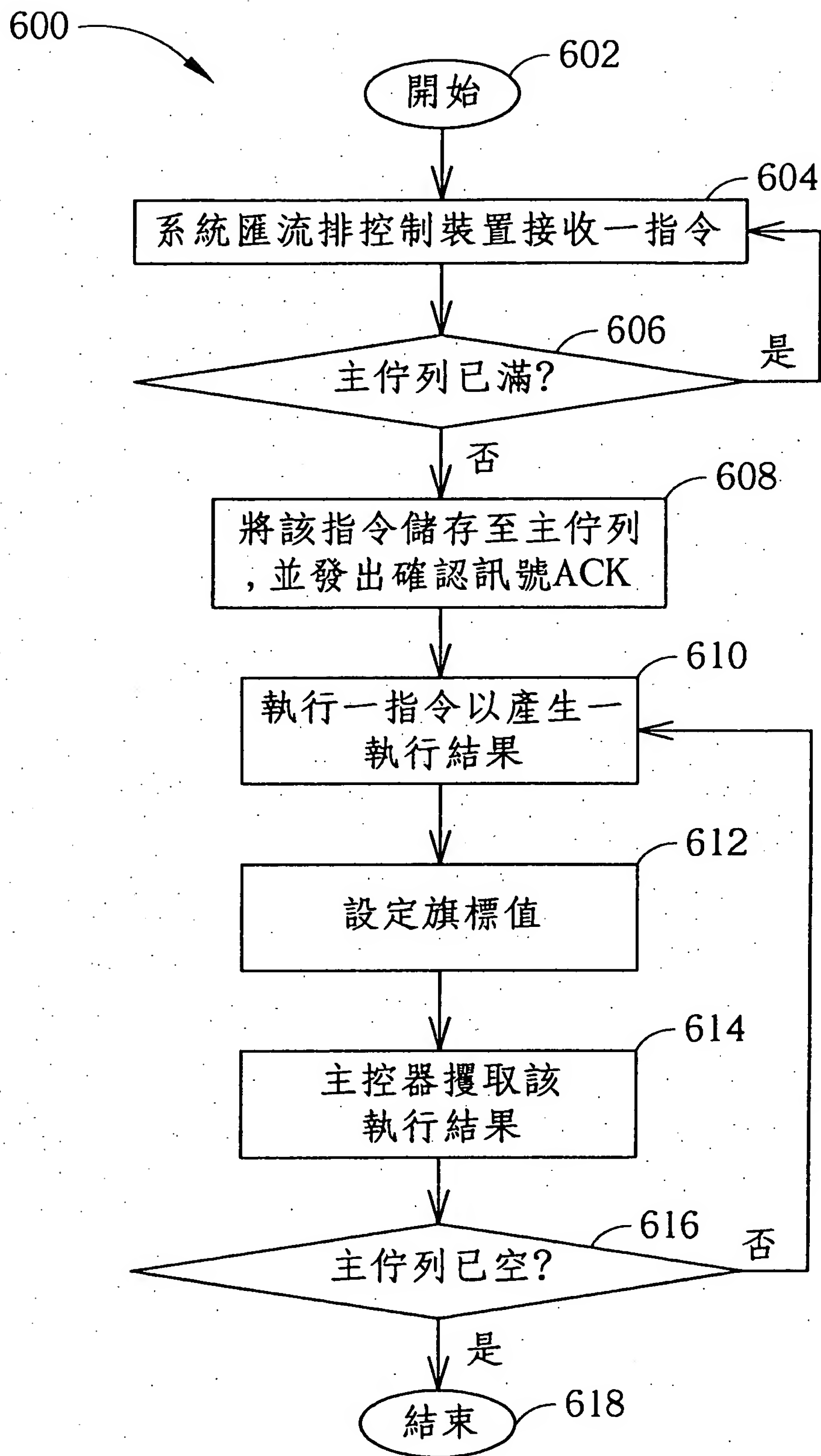
圖二



圖三

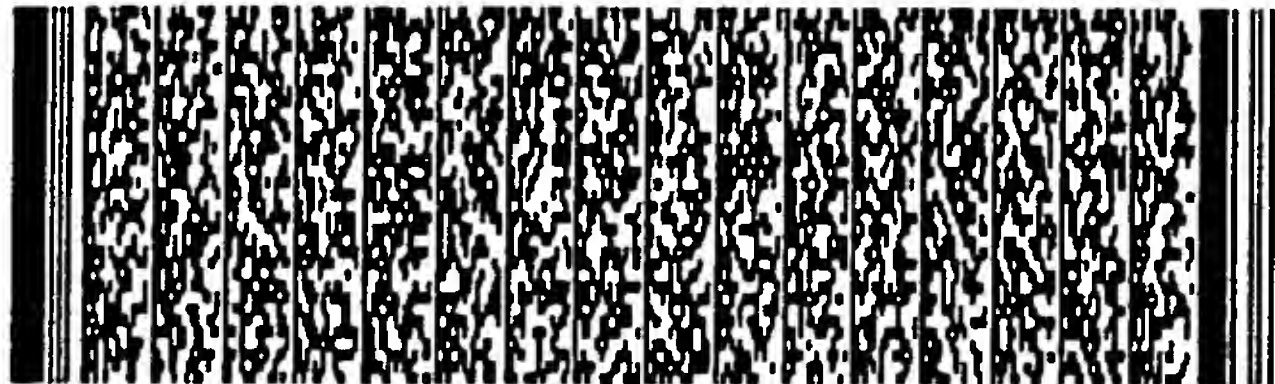


圖四



圖五

第 1/27 頁



第 2/27 頁



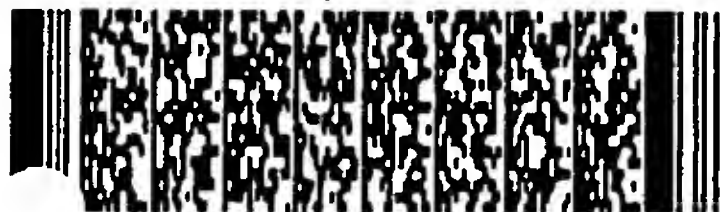
第 2/27 頁



第 3/27 頁



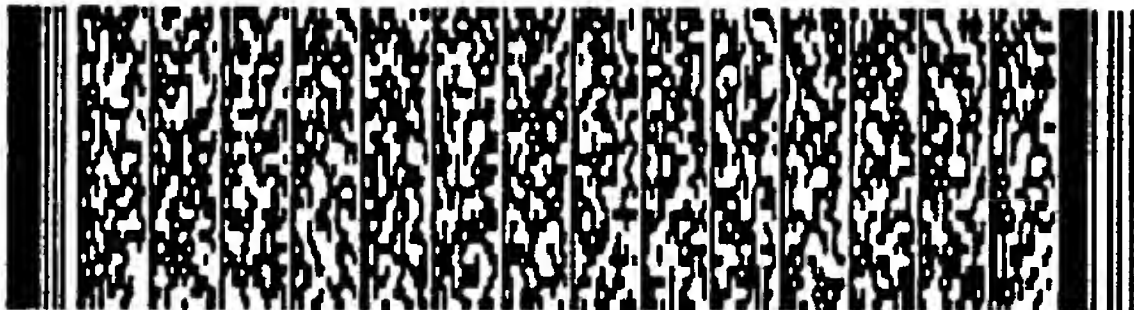
第 4/27 頁



第 5/27 頁



第 5/27 頁



第 6/27 頁



第 6/27 頁



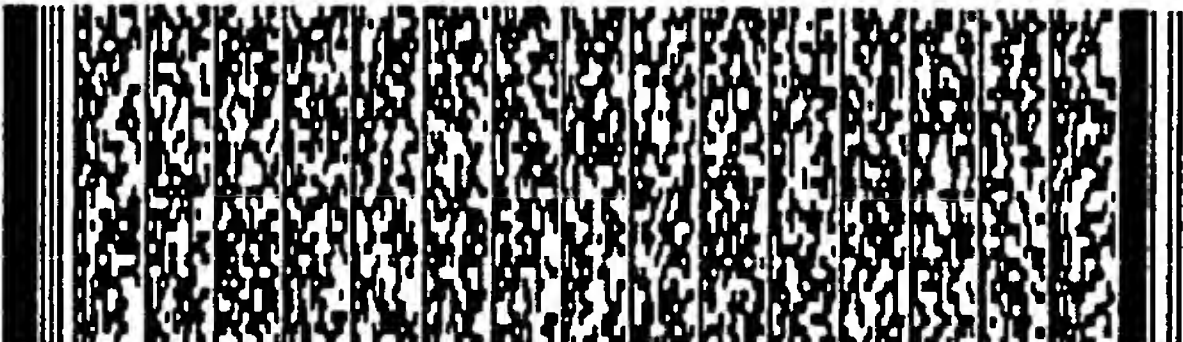
第 7/27 頁



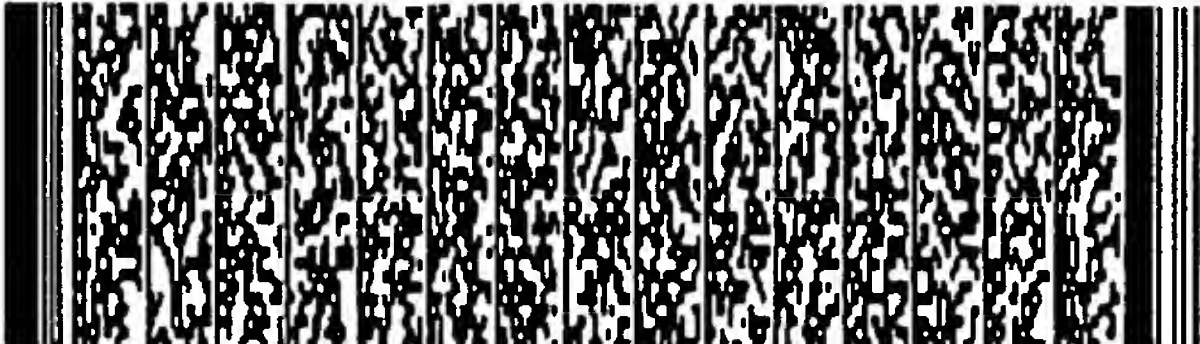
第 7/27 頁



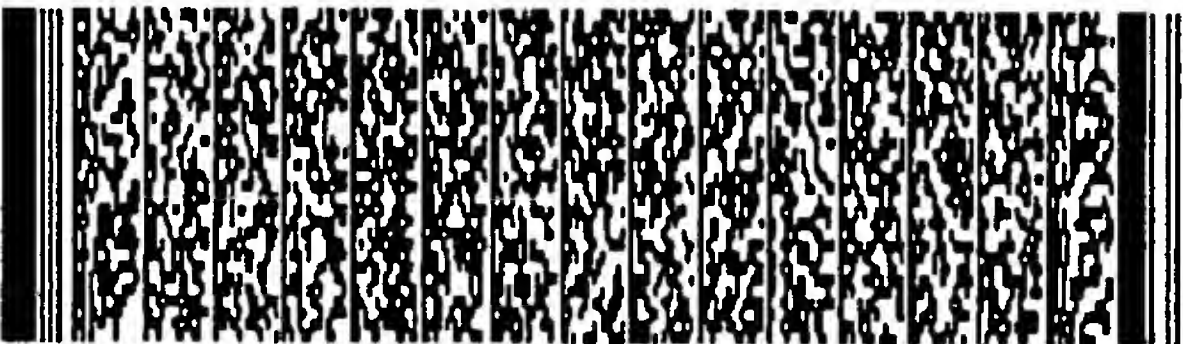
第 8/27 頁



第 8/27 頁



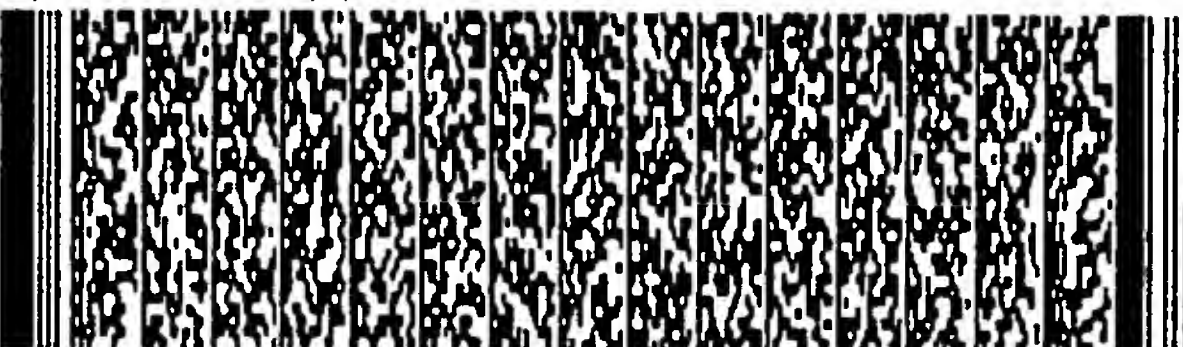
第 9/27 頁



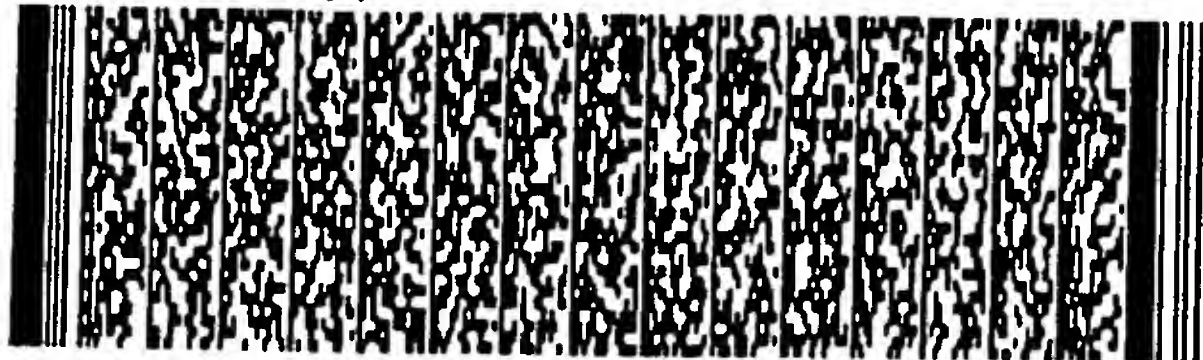
第 9/27 頁



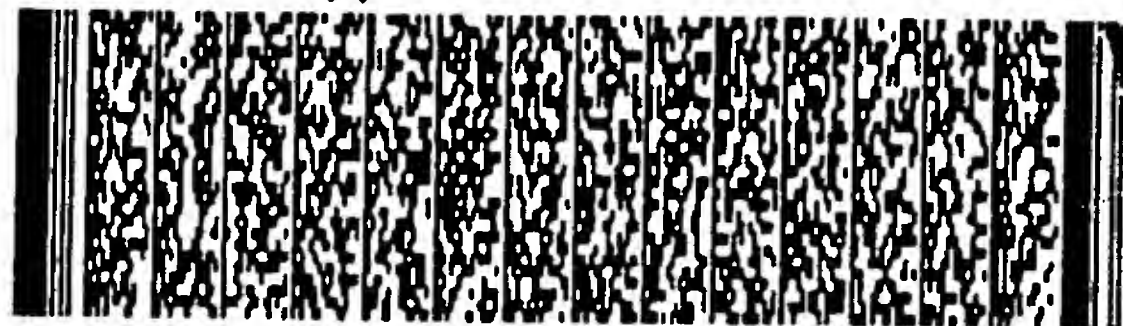
第 10/27 頁



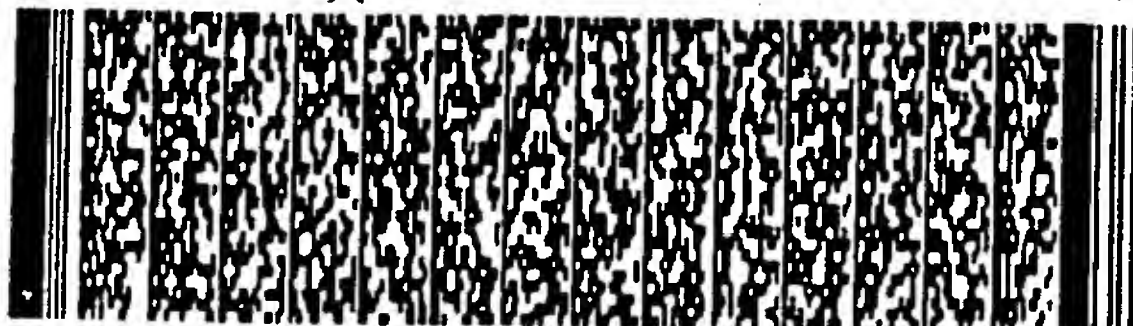
第 10/27 頁



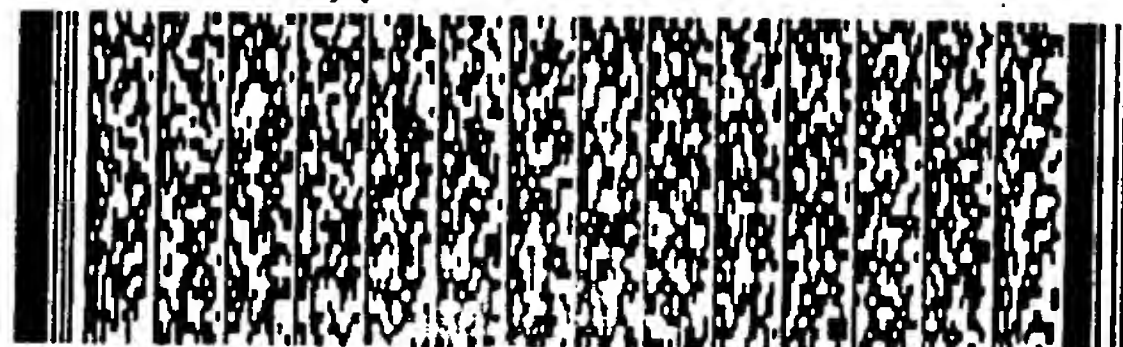
第 11/27 頁



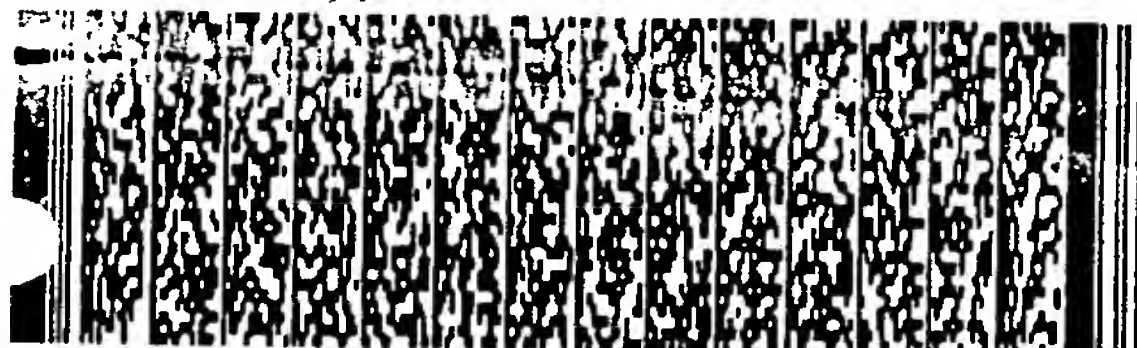
第 11/27 頁



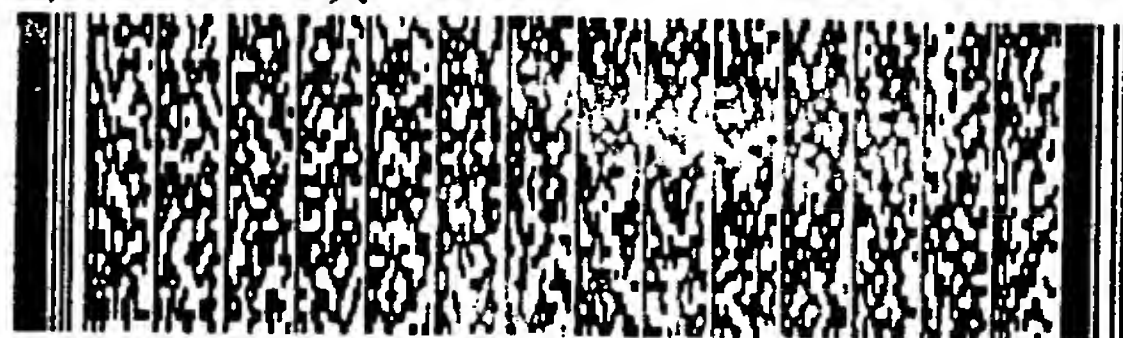
第 12/27 頁



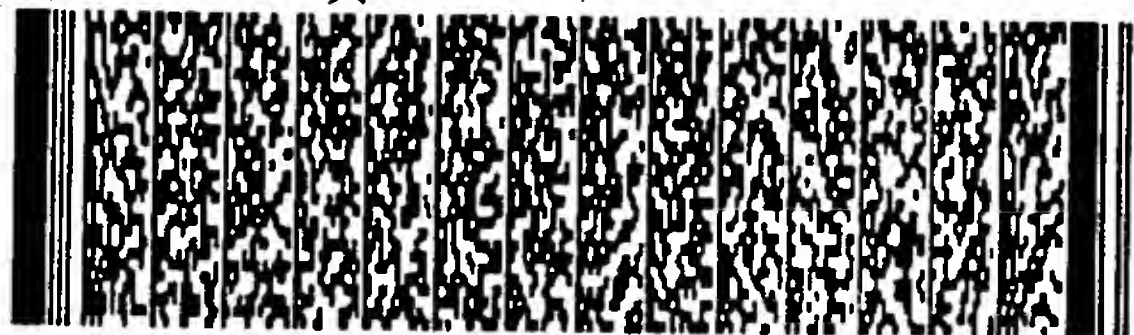
第 12/27 頁



第 13/27 頁



第 13/27 頁



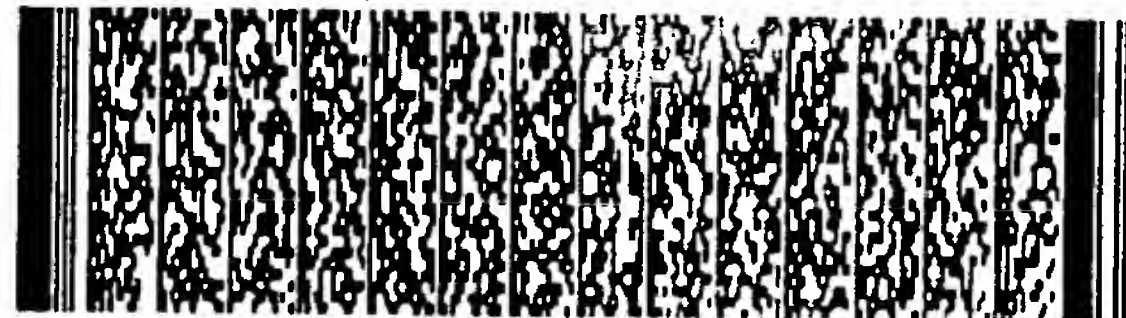
第 14/27 頁



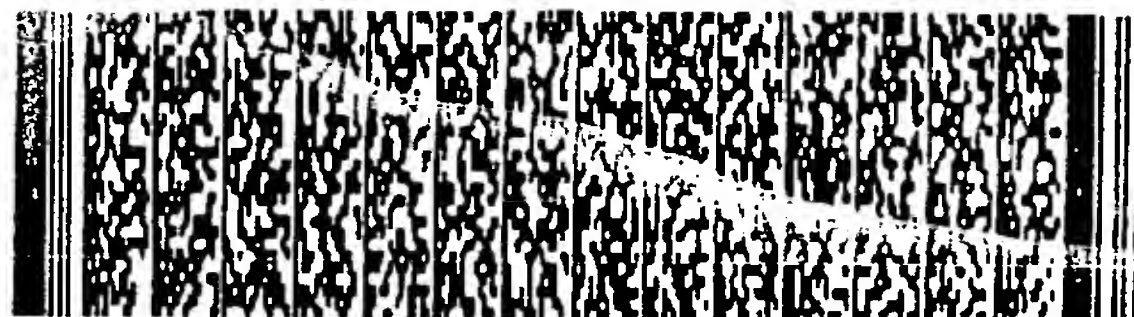
第 14/27 頁



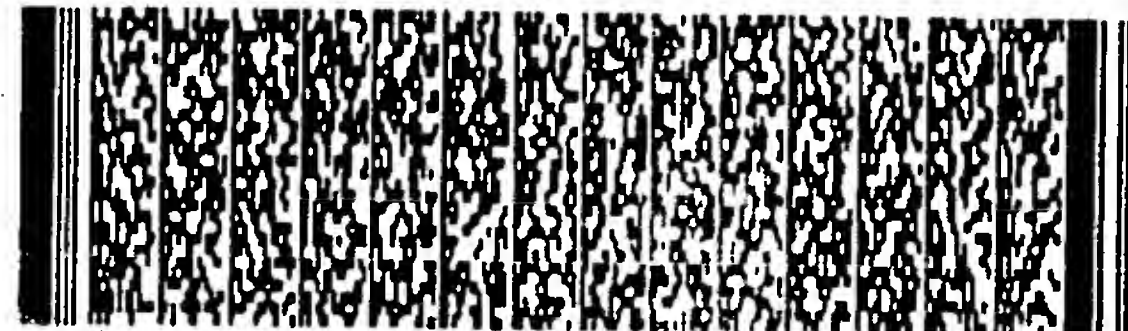
第 15/27 頁



15/27 頁



第 16/27 頁



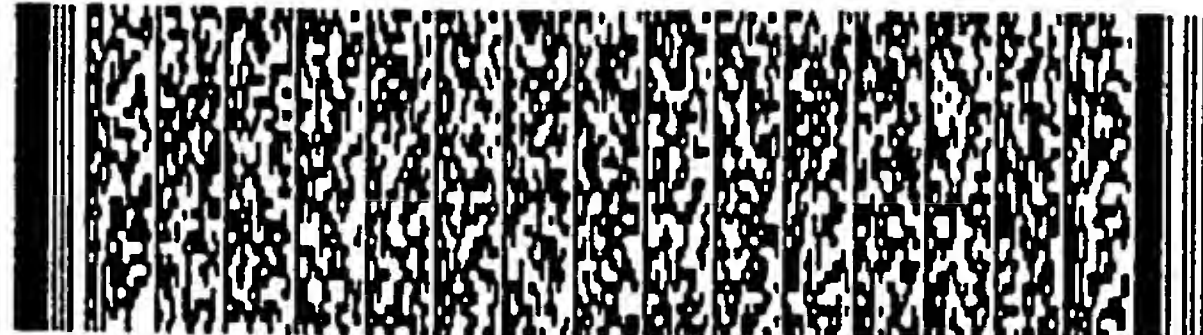
第 16/27 頁



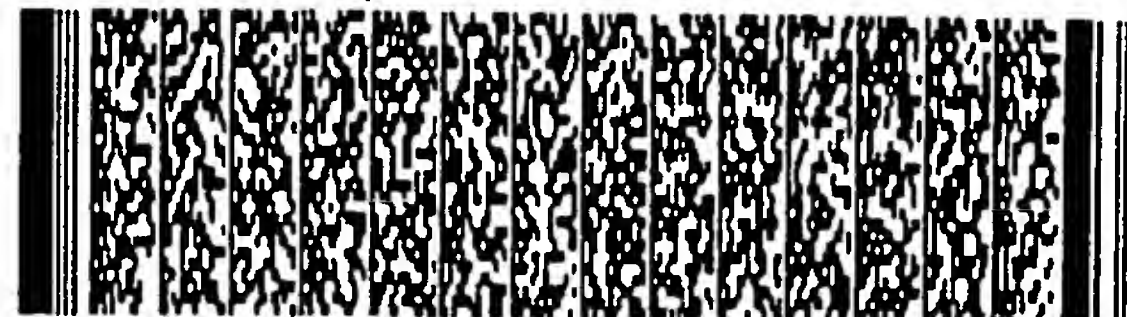
第 17/27 頁



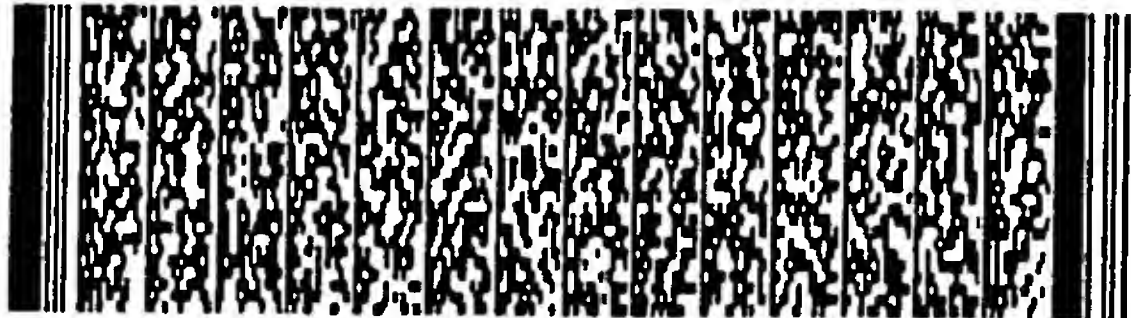
第 17/27 頁



第 18/27 頁



第 18/27 頁



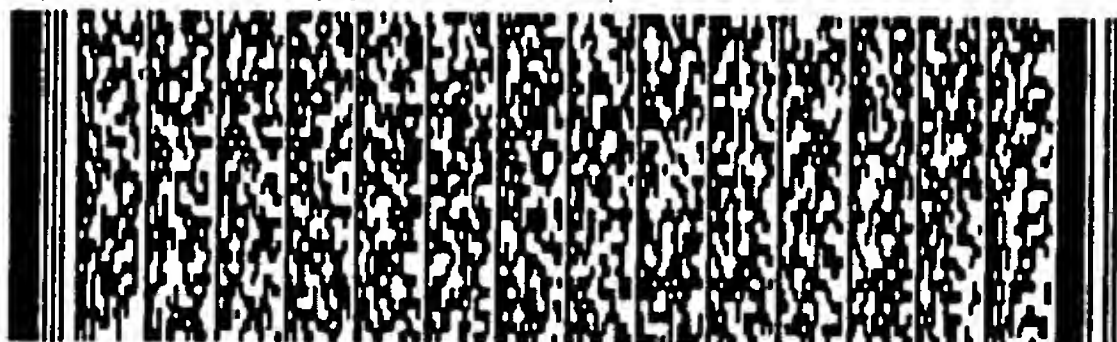
第 19/27 頁



第 19/27 頁



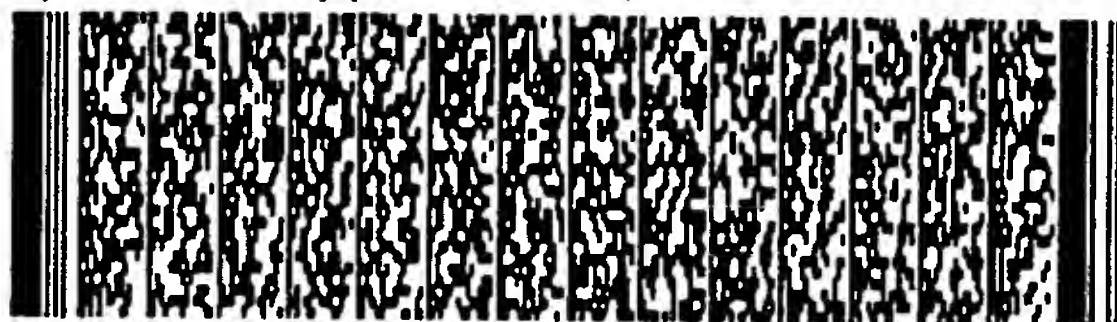
第 20/27 頁



第 20/27 頁



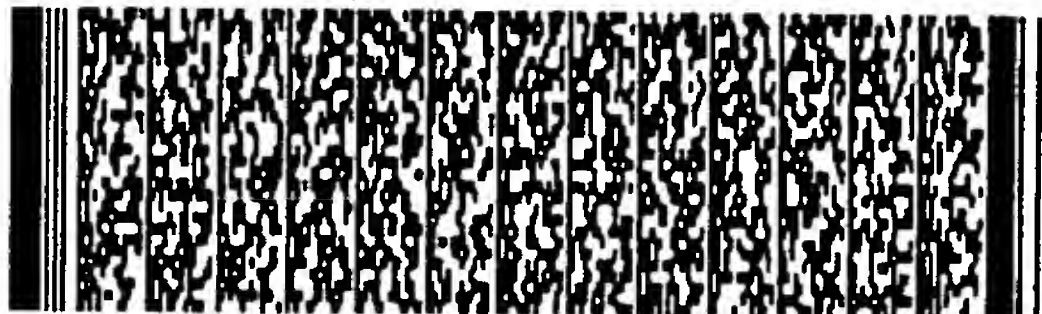
第 21/27 頁



第 22/27 頁



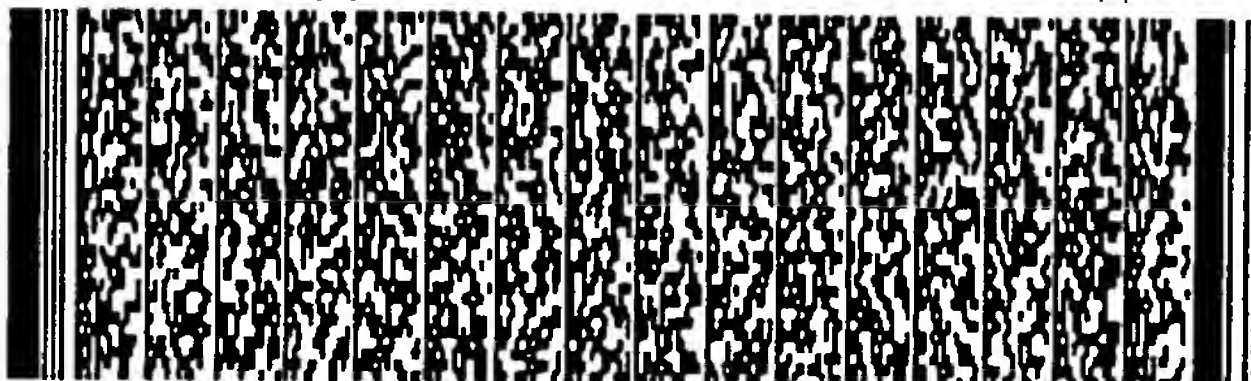
第 23/27 頁



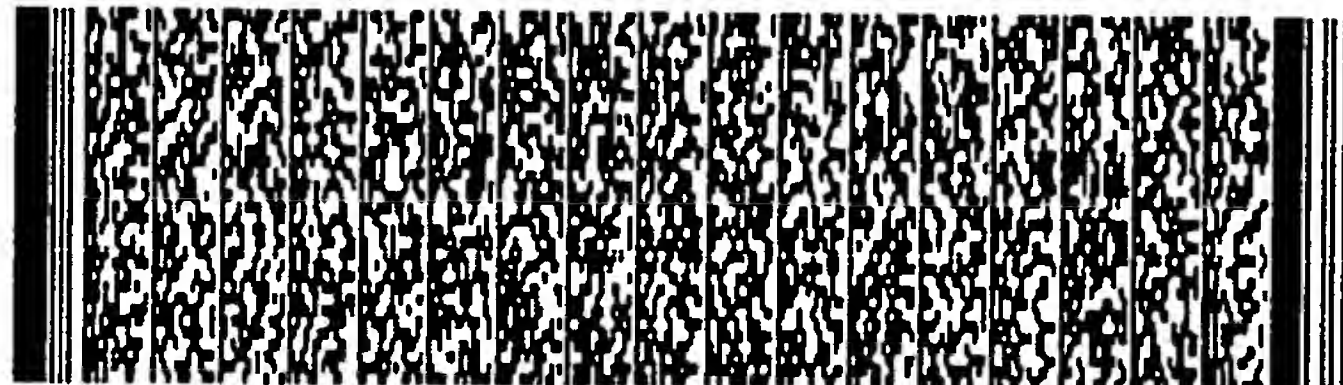
第 23/27 頁



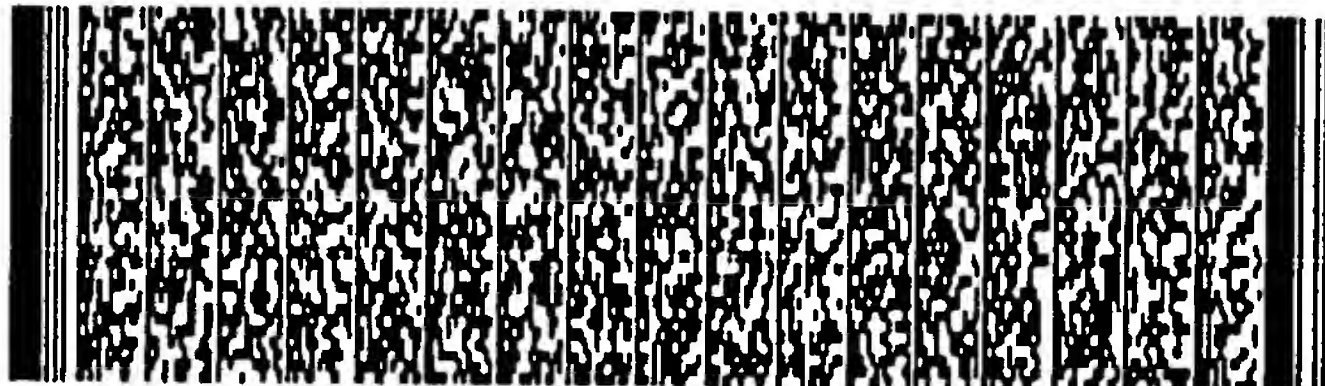
第 24/27 頁



第 25/27 頁



第 26/27 頁



第 27/27 頁

